

WFPG

WFPG-20 シリーズ電源基板データシート

StratixⅢ用電源基板(組み込みタイプ)



株式会社 ウィスターエレクトロニクス

1 概要

Altera 社 StratixIII FPGA 電源は通常少なくとも 2 つの異なる電源レールを必要とします。そのひとつは、コア電源系レールで StratixIII のコア電圧 (VCCINT) 推奨値は $0.9V \pm 40 \text{ mV}$ あるいは $1.1V \pm 50 \text{ mV}$ の選択です。I/O 電源系レールは、Stratix では $1.14V \sim 3.15V$ までの電圧 (VCCO) が必要です。また、パワーオン・シーケンスは WFGP-20 シリーズでは、FPGA に隣接する ConfigROM、水晶発振器回路周りの I/O 電圧 (V_{CCAUX}) が追加され、VCCINT、 V_{CCAUX} 、VCCO の順で立ち上げシーケンスが設定されており適正なパワーオンおよび構成を確保でき必要最小限の突入電流となります。近年のこのよう FPGA 電源の複雑な電源機能を WFGP-20 シリーズは 3 種類の基板に全て搭載し、ユーザ側の FPGA 基板にアドオンするだけで FPGA 電源機能が実現できることを目的に組込み用途専用の FPGA 電源基板として開発いたしました。WFGP-20A (コア電源系レール) 基板と WFGP-20B/C (I/O 電源系レール) 基板の 3 種類の基板に分かれており、複数 CH の電源モジュール採用小スペースでユーザ基板にアドオン。WFGP-20A 基板は、電源立ち上げシーケンス、各電源の同期化、システムリセットなどの機能を持ち、高密度のポイントオブロード (POL) ・レギュレーションが可能です。WFGP-20 シリーズでは I/O 系電源レールの名称を V_{CCO} 、AUX 系の FPGAGA 周辺 IO 系電源レールを V_{CCAUX} 、FPGA CORE 系電源レールを V_{CCINT} と表記します。

StratixIII の各電源レール

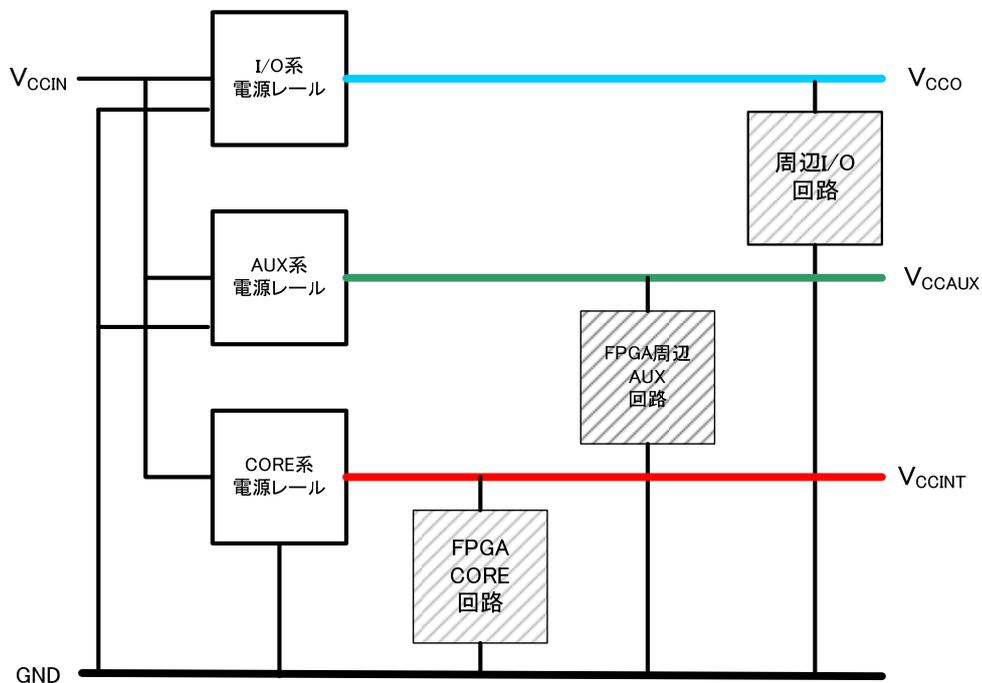


図-1

2 特 徴

- ・ 各電源モジュールは、1～3CH スイッチングレギュレータを採用し小スペース化
- ・ 5V 入力電圧の立ち上がりを検知し R E S E T 信号を出力する機能を搭載
- ・ スイッチング電源モジュール間はマルチフェーズ位相同期方式を採用し、入力電流リップルを低減することができます。
- ・ スペクトル拡散周波数変調機能を採用、スイッチングノイズを拡散し電磁適合性 (EMC) 性能を改善することができます。
- ・ パワーオン・シーケンス機能搭載
- ・ コア電源レール基板、I/O 電源レール基板の採用による、ポイントオブロード (POL) ・レギュレーションが可能
- ・ 出力電圧の同時トラッキング機能搭載
- ・ 電流モードレギュレータと高速スイッチング・スピードパワーMOSFET で1～2MHzにて高速過渡応答機能を改善できます。

3 アプリケーション

本シリーズ FPGA 電源基板は、組込み用途前提で設計し、小規模システムでは WFPG-20A 単体での対応可能、大規模システムでは WFPG-20B/C (C 開発中) を搭載することで対応可能となります。

本シリーズは、ユーザ基板にアドオンタイプとなり、基板部品搭載エリアを最大限活用できるように設計されております。

参考例：基板想定サイズ 100×100mm (図-2 平面図)

- * 赤色斜線部分は部品実装エリアを示し、FPGA電源基板をベース基板の縁に置くことを想定
- * 図-3 のような入出力電源配線ができ効率良いPOLが可能

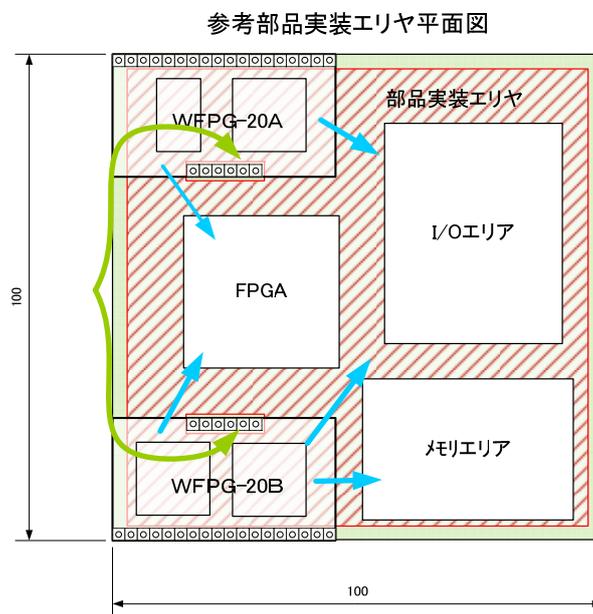


図-2

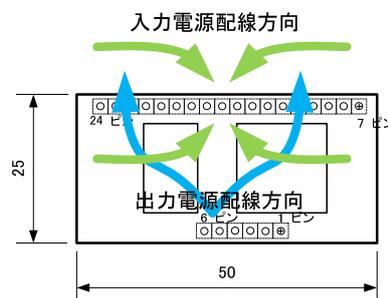


図-3

4 ブロック図

WFPG-20Aは、1枚の基板にユーザが必要とするコア電源及びその電源周辺回路を全て搭載、ユーザでFPGA電源周辺回路を構築する必要がありません。ユーザはWFPG-20Aを搭載することでコア電源系/AUX電源系及びその周辺回路を構築でき、すぐに動作可能です。また、ConfigROMのトータル消費電流は最大で数十mA程度なので小規模システムではI/O系電源として併用は可能です。

WFPG-20A

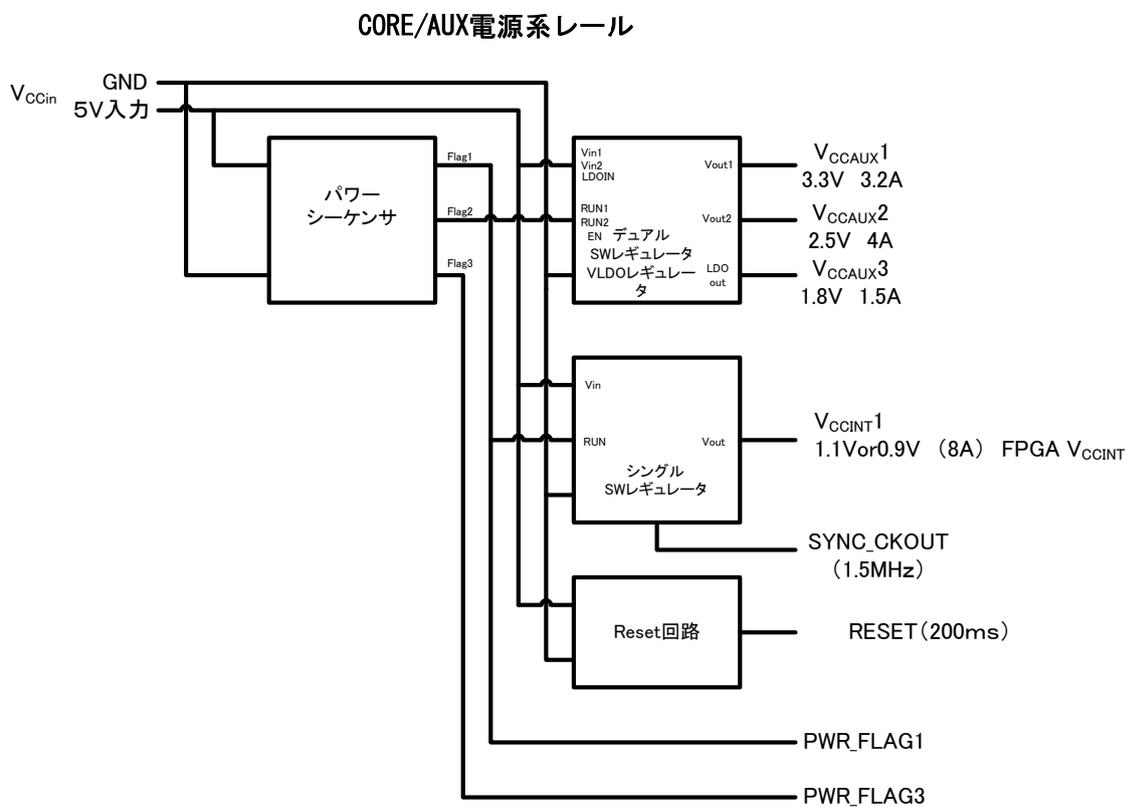


図-4-1

WFGP-20B は I/O 系電源レールが搭載されており、4 スイッチング電源が搭載されています。WFGP-20B はマルチフェーズ位同期方式、同時トラッキングが搭載されており、4 相のマルチフェーズ位相動作で駆動しております。VCC0 4 はユーザ要求にて 3.0、2.5V の電圧が選択き、I/O 系電源の拡張性を確保する為、WFGP-20C などの電源基板をカスケード接続して使用することができます。またその場合位相数の変更も可能です。

WFGP-20B

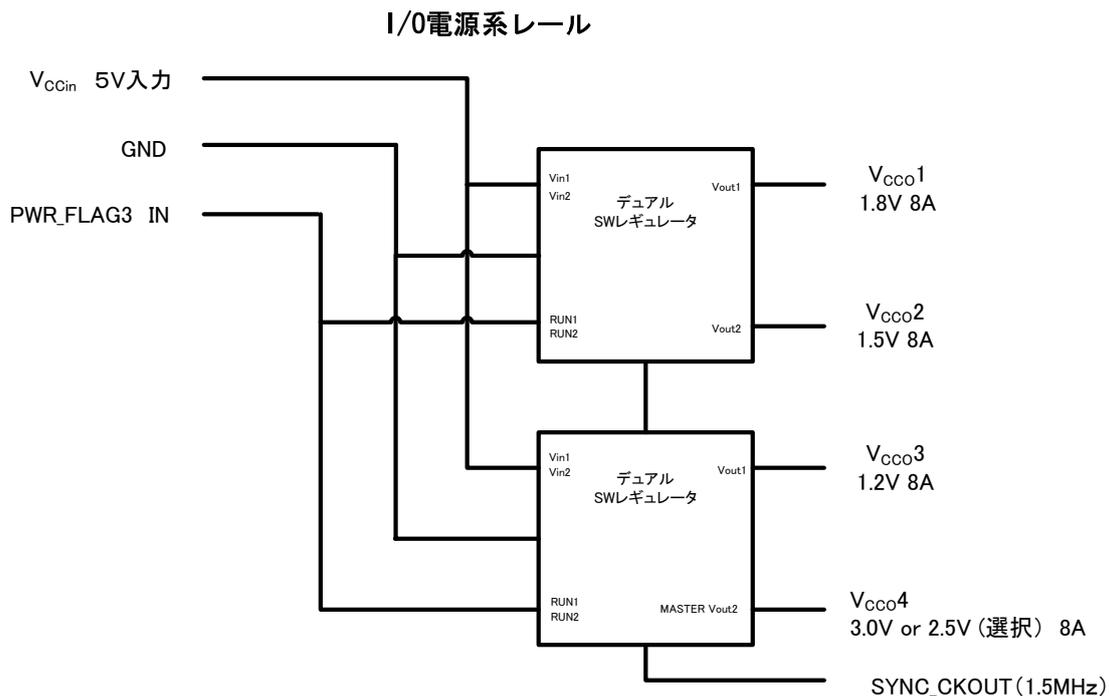


図-4-2

WFPG-20C は I/O 電源拡張基板で AD/DA、DDR/DDR2 メモリ、LAN を含む高速シリアルなどの IO 系電源基板です。WFPG-20A と組み合わせて使う (WFPG-20A+WFPG-20C) ことは可能ですが WFPG-20A から SYNC_CKIN (V_{CCINT1}) 信号を入力して下さい。その場合 WFPG-20C のスイッチング電源、 V_{CC05} 、 V_{CC06} は 2 相で動作します。

V_{CC08} は AD/DA 用電源でアナロググランド (AGND) が用意されておりますので AD/DA のグランドとして使用して下さい。詳細は標準品発注情報を参照して下さい。(開発中)

I/O電源系レール AD/DA, DDR/DDR2メモリ, 高速シリアル

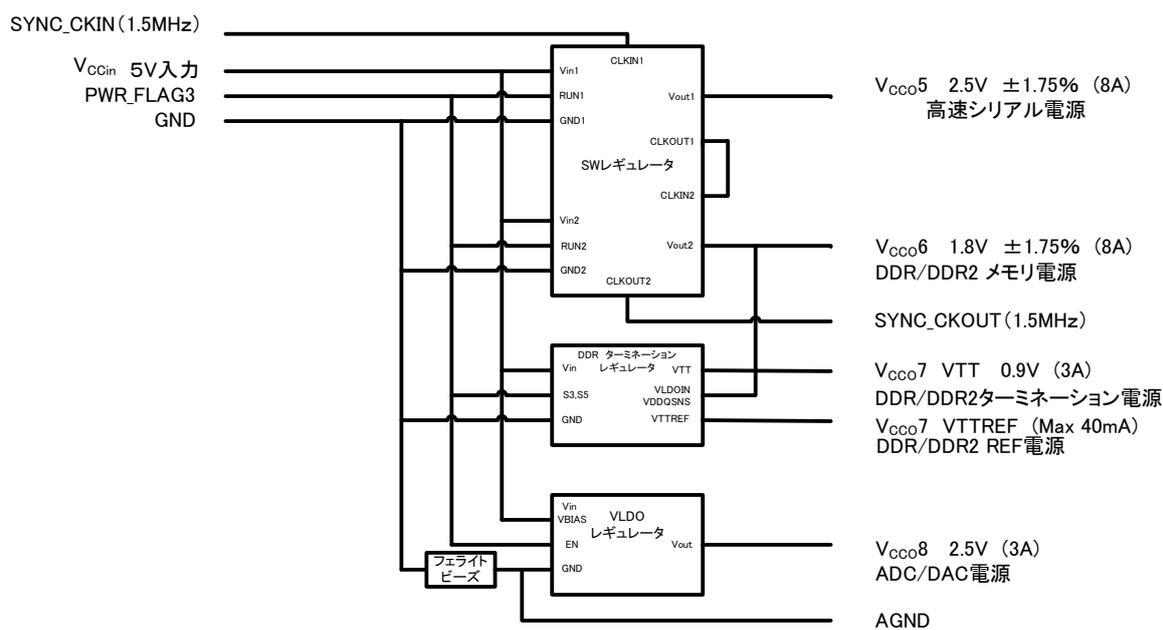


図 4-3

WFPG-20A/B/C基板の接続図

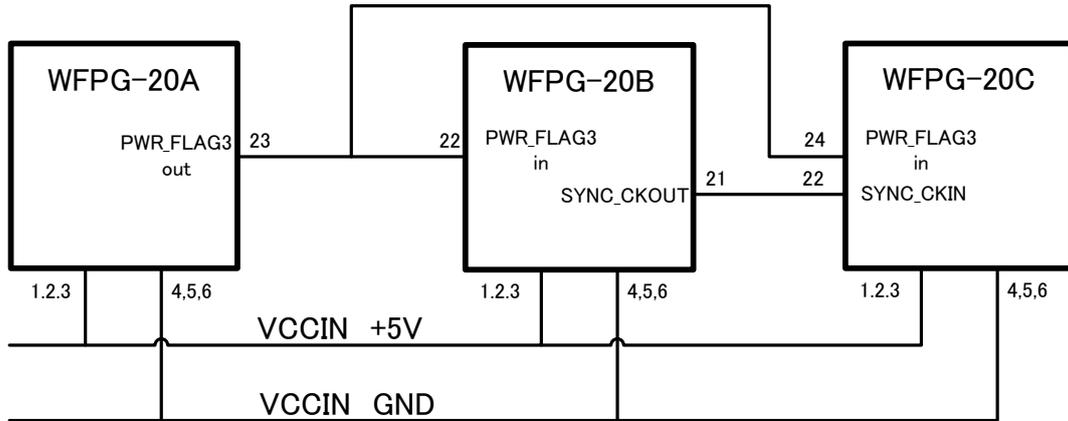


図-4-4

WFPG-20A/B基板の接続図

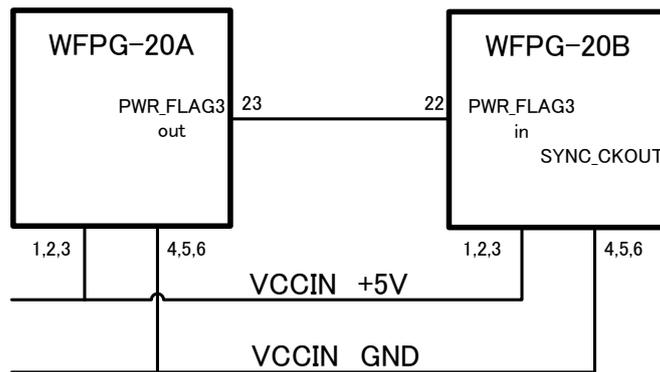


図-4-5

WFPG-20A/C基板の接続図

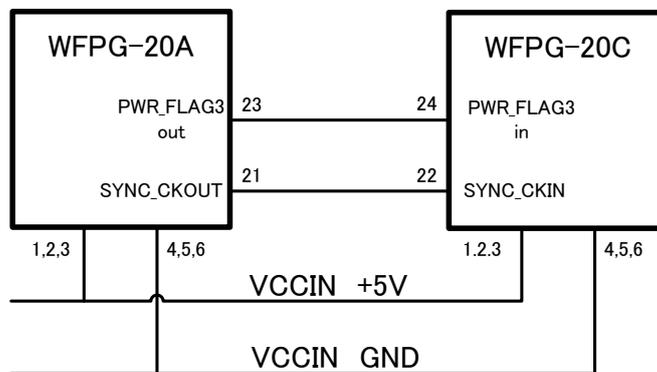


図-4-6

5 基板の種別

WFPG-20A : CORE 電圧 VCCINT1 を 1.1V、0.9V のいずれかを指定

WFPG-20B : I/O 電圧 VCC04 を 3.0V または 2.5V の変更可能

WFPG-20C : 拡張用 FPGA 電源基板で VCC05~6 (各 VCC0 は 8A) はスイッチング電源、VCC07~8 (各 VCC0 は 3A) は VLDO 電源、電圧は VCC05~6 が 2.5V、1.8V $V_{CCIO7~8}$ は I/O 系電源のリファレンス電圧、ターミネーション電圧で 0.9V 出力 V_{CC07TT} がターミネーション電圧で (3.0A) $V_{CC07REF}$ 電圧で (40mA) です。AD/DA 電圧 2.5V、 $V_{CCIO5~6}$ は同期トラッキング方式で動作します。(開発中)

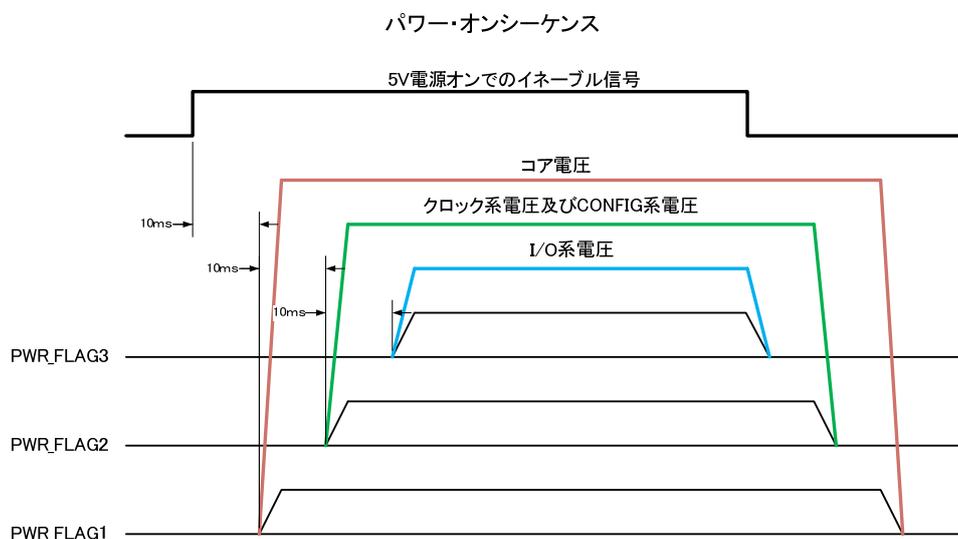
品名	コア電圧系レール基板	I/O 電圧系レール基板
WFPG-20A	○	
WFPG-20B		○
WFPG-20C		○

表-1

*** WFPG-20 シリーズは受注生産となります。**

6 パワーオン・シーケンス

図-5 は入力電圧 5V (V_{CCIN}) 投入時の各電源レールのシーケンスフローです。WFPG-20A にはパワーシーケンサ LSI が搭載されており、入力電源がスレッシュホールド電圧になると PWR_FLAG1~PWR_FLAG3 の出力フラグが順次立ち上がり、パワーダウンではラッチアップを回避する為、逆の順序で動きます。各出力フラグの動作間隔は標準で 10ms に設定されており、ユーザの要求により可変です。この機能により FPGA への適正なパワーオン及び構成が確保でき、コア電源、AUX 電源、I/O 電源からの必要最小限の突入電流を参照することが出来ます。



6-1 トラッキングについて

コア電圧・I/O電圧系電源レールは同時トラッキング方式が搭載されており、同時トラッキング方式とはパワーアップシーケンスがマスタに設定された電源に追従し同時に立ち上がり、各電源は同じランプアップ・レートで上昇し、2msでランプアップします。ランプアップ中は各電源間の電位差が規定された電圧範囲を超えないようにし、素子の破壊的なラッチアップを防ぎます。

PWR_FLAG1立ち上げシーケンスは、CORE系電源レールでFPGAのCOREに供給する電源で1.0Vまたは1.1Vに設定してあります。

PWR_FLAG2立ち上げシーケンスはAUX系電源レールでFPGAのCONFIG ROMとその周辺回路、水晶発振器とその周辺回路、その他小規模のI/O回路に供給する電源で3.3V、2.5V、を同時トラッキング方式に設定してあり、3.3V電源がMASTERになりSLAVEが2.5Vになります。また3.3V入力のLDO電源にて1.8Vを出力します。

PWR_PWR_FLAG3の立ち上げシーケンスはI/O系電源レールで外部メモリ、各種周辺I/O回路に供給する電源レールで1.8V、1.5V、1.2V、3.3Vを同時トラッキング方式に設定してあり3.3V電源がMASTERになりその他の電源がそれを追尾する設定です。

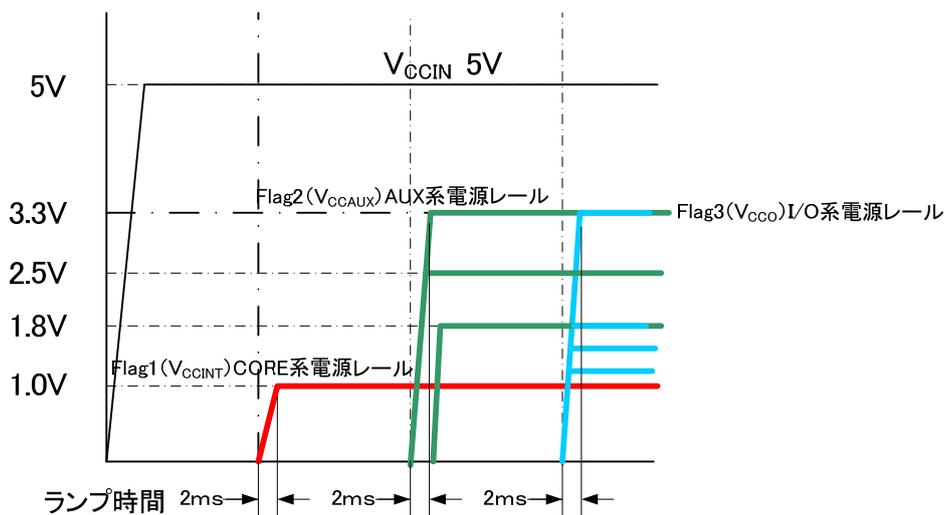


図-6

6-2 コンフィグROM電源供給とトラッキングとランプアップ・レート

コンフィグレーションROMへの電源供給は V_{CCUX1} で3.3Vを供給しROM内部リセット条件は電源の立ち上げシーケンスは電源の立ち上げランプ時間 (T_{VCC}) を2msに設定し、同時トラッキング方式にてパワーオンリセット時間 (T_{OER}) の条件を満足させるように設定してあります。

タイプA $V_{CCINT}3.3V, V_{CCO}3.3V$ の場合の出力電圧のトラッキング

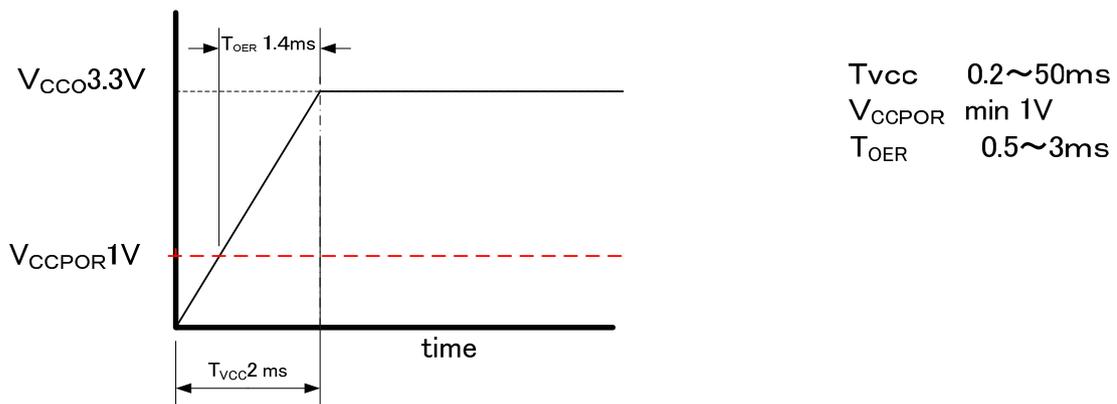


図-7-1

6-3 RESET について

入力+5V電源が投入されると、RESET回路からRESET信号が出力します。RESET信号はユーザ側基板の周辺回路の初期化に使うのとFPGAに接続しFPGA論理回路、内部CPUの初期化信号として使うことを目的に搭載してあります。信号レベルはCMOSTTL 3.3Vで、約200ms間Low信号を出力します。またユーザ要求によりその出力時間を変更でき約1ms~1sまでの時間が設定可能でデフォルトでは200msに設定されております。

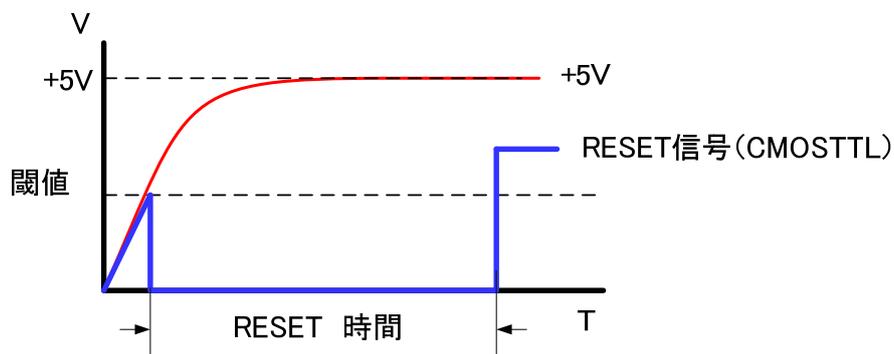


図-7-2

* 有償にて、各電源レールシーケンスアップ時間、トラッキング方式、ランプ時間を調整して出荷致します。

7 マルチフェーズ位相同期方式

複数電源を動作させる場合に複数電源が同時にオンすることによるラッシュカレントの増大を避ける為、動作クロックを各電源通過する度に 180° , 120° , 90° の位相差を発生し、マルチフェーズ動作にて電源基板を駆動します。本シリーズは標準仕様で4相、 90° に設定してあり、電源の増設を考慮して6相 60° 、12相、 30° に変換は可能です。接続は、基板どうしをカスケード接続しこの機能を動作させますのでユーザ側での設定はありません。

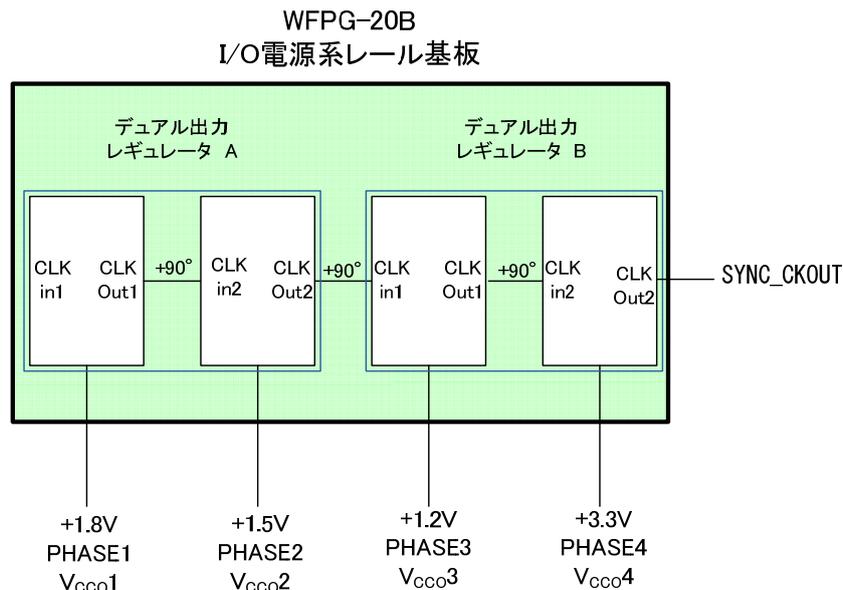


図-8-1

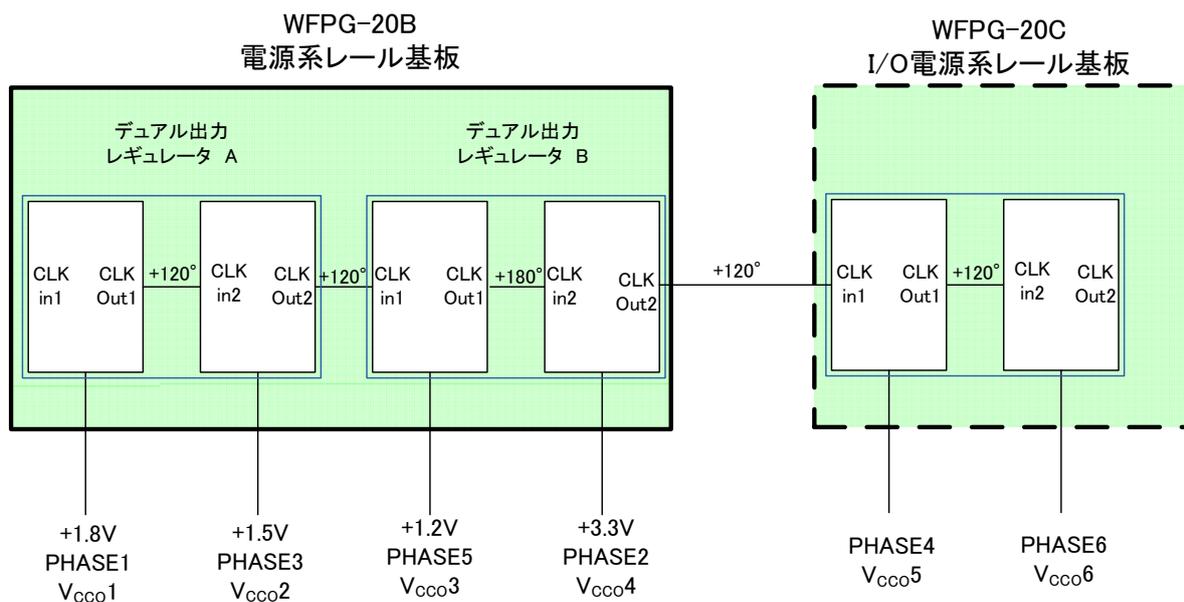


図-8-2

4PHASEでの動作

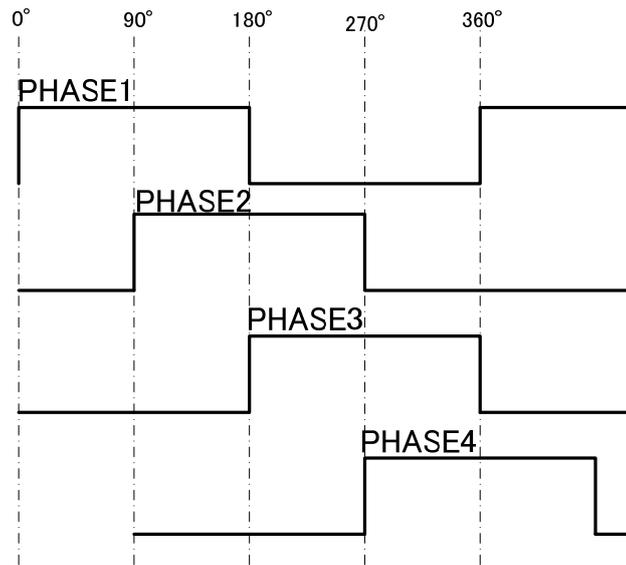


図-8-3

6 PHASEでの動作

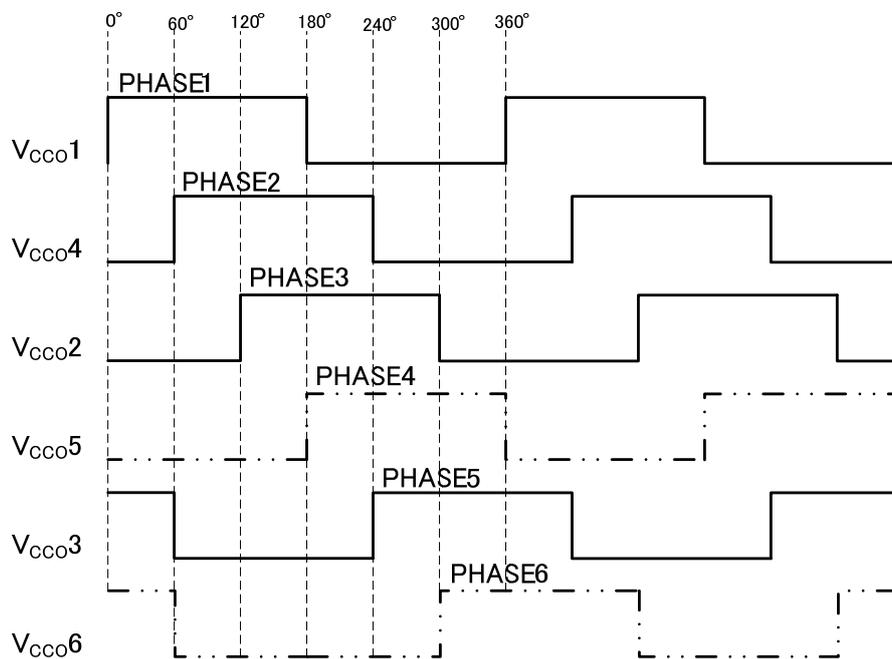


図-8-4

* 有償にて、相数変更を調整し、出荷致します。

8 スペクトル拡散同期方式

WFG-20 シリーズは V_{CC0} 、 V_{CCINT} 系電源レールでのオプション機能にてスペクトル拡散同期方式で電源を駆動できます。スペクトル拡散動作はスイッチング電源の動作周波数をサイクルごとに可変にし電源のスイッチングノイズを拡散する機能で、動作周波数の倍数で発生する大きなノイズ成分を拡散する機能です。この機能を ON すると指定周波数の 70~130% の範囲でサイクルごとに周波数はランダムに可変になりスイッチングノイズを拡散します。この機能で電磁波のノイズに敏感なシステムにおいては問題を解消することが可能です。

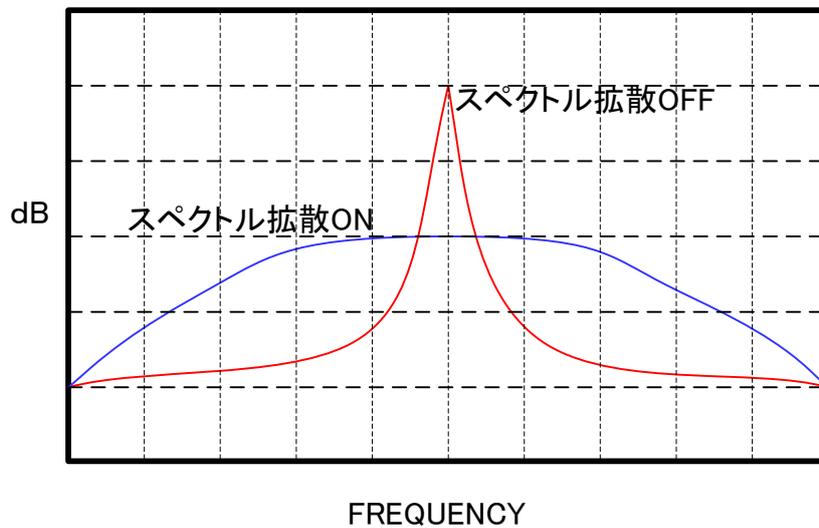


図-9

* 有償にて、設定変更を調整し、出荷致します。

9 負荷過渡応答特性

表-2は各レール基板の高速負荷変動のLOAD STEPあたりの負荷過渡応答特性を示す。

コア電圧系、V_{CCAUX}電圧系はWFPG-20Aでの設定値を示し、I/O電圧系はWFPG-20Bでの設定値を示しております。

Vout (V)	Vin (V)	DROOP (mV)	PEAK-to-PEAK (mV)	RECOVERY TIME (μs)	LOAD STEP (A/μs)
コア系電源 1.0	5	13	26	7	3
V _{CCAUX} 系電源 2.5	5	33	60	10	2.5
I/O系電源 3.3	5	40	87	40	2.5

表-2

9-1 動作モードの設定

本シリーズFPGA電源基板標準では、低電流時の効率より固定周波数動作を重視し、常に最少出力リップルにて動作する強制連続動作モードに設定してあります。

本シリーズは、その他下記の動作モードにて動作可能です。

バーストモード : 軽負荷で高効率を要求するアプリケーションで消費電流を節約するモード。

パルススキップモード : 中負荷で低リップル 高効率を要求するアプリケーション

* 有償にて、設定変更を致します

10 入出力電気特性

WFPG20 シリーズでの各系電源レールの概要を示します。電源レールの内容は StratixIII では下記で定義されており、WFPG-20 シリーズ各系電源レールでの電圧の設定には表-3-1 参考にして下さい。また CONFIG・ROM は 3.3V 仕様を想定しており、WFPG-20A では AUX 系電源レールにて VCCPGM, VCCPD 電圧を 3.3V に設定しております。StratixIII のコア電圧 VCCINT を 0.9V に設定した場合でも VCCD_PLL は 1.1V を必要としますのでご注意ください。WFPG-20 シリーズではコア電圧を 1.1V 供給を推奨致します。

電源レール名称	Altera
CORE系 電源レールV _{CCINT}	V _{CCCL} (0.9V、1.1V) V _{CCD_PLL} (1.1V)
AUX系 電源レールV _{CCAUX}	V _{CCPGM} (1.8V,2.5V,3.0V,3.3V) V _{CCPD} (2.5V,3.0V,3.3V) V _{CC_CLKIN} (2.5V)、V _{CCPT} (2.5V) V _{CCA_PLL} (2.5V)、V _{CCD_PLL} (1.1V) V _{CCBAT} (2.5V) V _{REF} (供給電圧/2 V)
I/O系 電源レールV _{CCO}	V _{CCIO} (0.9V,1.2V,1.5V,1.8V,2.0V 2.5V,V3.0V)

表-3-1

10-1 ADC/DAC を使う場合

ADC/DAC を使う場合は WFPG-20C を御勧めします。WFPG-20C には超低ドロップアウト・リニア・レギュレータ VLDO が搭載されておりアナログ電源 A_{VDD}、リファレンス電圧 V_{REFP} は WFPG-20C の V_{CCO8} 2.5V に接続、アナロググランド AVSS、リファレンス電圧グランド V_{REFN} は V_{CCO8} のアナロググランド (V_{CCO8} AGND) に接続して、お使い下さい。フェライトビーズを介してデジタルグランドに接続されております。

AD/DA 信号名称	WFPG-20C 信号名称
VDD、V _{REFP}	VCCO8 2.5V
AVSS、V _{REFN}	VCCO8 AGND

表-3-2

10-2 StratixIII の電源配置

StratixIII の VCCPT 2.5V、VCCA_PLL 2.5V は WFPG-20A の超低ドロップアウト・リニア・レギュレータ (VLDO) V_{CCAUX3} からの接続を推奨します。他の 2.5V 電源を接続する場合は注意して下さい。

FPGA 信号名称	WFPG-20A 信号名称
V _{CCPT}	V _{CCAUX3} 2.5V
V _{CCA_PLL}	V _{CCAUX3} 2.5V

表-3-3

WFPG-20A

Altera Stratix III				
PIN 番号	電 圧	名 称	電 流	方 向
1	5V	Vccin		入力
2	5V	Vccin		入力
3	5V	Vccin		入力
4	GND			
5	GND			
6	GND			
7	3.3V	V _{CCAUX1}	3.2A	出力
8	3.3V	V _{CCAUX1}		出力
9	3.3V	V _{CCAUX1}		出力
10	3.3V	V _{CCAUX1}		出力
11	2.5V	V _{CCAUX2}	4A	出力
12	2.5V	V _{CCAUX2}		出力
13	2.5V	V _{CCAUX2}		出力
14	2.5V	V _{CCAUX2}		出力
15	2.5V	V _{CCAUX3}	1.5A	出力
16	2.5V	V _{CCAUX3}		出力
17	1.1V/0.9V	V _{CCINT1}	8A	出力
18	1.1V/0.9V	V _{CCINT1}		出力
19	1.1V/0.9V	V _{CCINT1}		出力
20	1.1V/0.9V	V _{CCINT1}		出力
21	SYNC_CKOUT (V _{CCINT1})	1.5MHz		出力
22	RESET			出力
23	PWR_FLAG3			出力
24	PWR_FLAG1			出力

動作温度範囲	0~+70°C
保存温度範囲	-40~+85°C

表-4

WFPG-20B

Altera Stratix III				
PIN 番号	電 圧	名 称	電 流	方 向
1	5V	Vccin		入力
2	5V	Vccin		入力
3	5V	Vccin		入力
4	GND			
5	GND			
6	GND			
7	1.8V	V _{cco1}	8A	出力
8	1.8V	V _{cco1}		出力
9	1.8V	V _{cco1}		出力
10	1.5V	V _{cco2}	8A	出力
11	1.5V	V _{cco2}		出力
12	1.5V	V _{cco2}		出力
13	1.2V	V _{cco3}	8A	出力
14	1.2V	V _{cco3}		出力
15	1.2V	V _{cco3}		出力
16	3.0V	V _{cco4}	8A	出力
17	3.0V	V _{cco4}		出力
18	3.0V	V _{cco4}		出力
19	NC			
20	NC			
21	SYNC_CKOUT (V _{cco4})	1.5MHz		出力
22	PWR_FLAG3			入力
23	NC			
24	NC			

動作温度範囲	0~+70°C
保存温度範囲	-40~+85°C

表-5

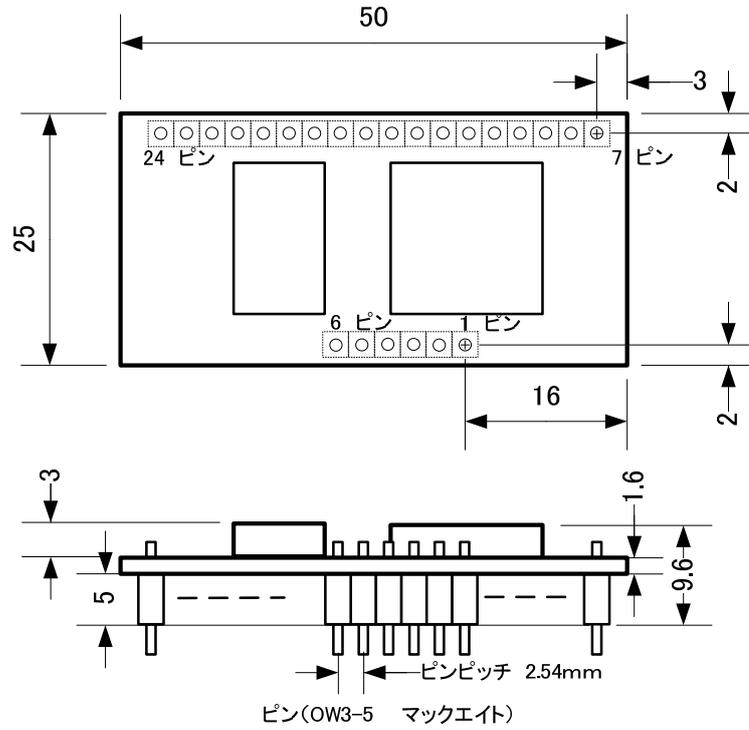
WFPG-20C(開発中)

Altera Stratix III				
PIN 番号	電 圧	名称	電流	方向
1	5V	Vccin		入力
2	5V	Vccin		入力
3	5V	Vccin		入力
4	GND			入力
5	GND			
6	GND			
7	2.5V	V _{cco5}	8A	出力
8	2.5V	V _{cco5}		出力
9	2.5V	V _{cco5}		出力
10	1.8V	V _{cco6}	8A	出力
11	1.8V	V _{cco6}		出力
12	1.8V	V _{cco6}		出力
13	0.9V	V _{cco7}	3A	出力
14	0.9V	V _{cco7}		出力
15	VTTREF	V _{cco7}	40mA	出力
16	VTTREF	V _{cco7}		出力
17	2.5V	V _{cco8}	3A	出力
18	2.5V	V _{cco8}		出力
19	2.5V	V _{cco8}		出力
20	SGND	V _{cco8}		
21	SGND	V _{cco8}		
22	SYNC_CKIN (V _{cco5})	1.5MHz		入力
23	SYNC_CKOUT (V _{cco6})	1.5MHz		出力
24	PWR_FLAG3			入力

動作温度範囲	0~+70°C
保存温度範囲	-40~+85°C

表-6

WFPG-20シリーズ外形図



ユーザ基板とWFPG-20シリーズ結合図

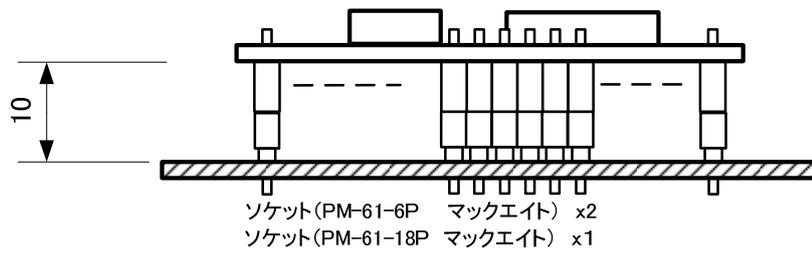


図-10

12 WFPG-20シリーズご注文について

FPGA電源基板は、御客様のご要望により個々対応とさせていただきます。
受注生産となり、下記3種類のコースよりご希望コースをご注文下さい。

12-1 標準仕様コース

標準設定品

ご注文時には型番下1桁を下記表から選択して下さい。

WFPG-20Cについては開発中にて掲載しておりせん。

例 WFPG-20Aにて、 V_{CCINT1} を0.9V出力のご要求の場合は

WFPG-20ABS

WFPG-20シリーズ標準製品発注情報

WFPG-20A B S

V_{CC1} 出力電圧 (FPGA CORE電圧)

記号	出力電圧(V)
A	+1.1
B	+0.9

表-7

WFPG-20B *B* *S*

V_{CCIO4}出力電圧(FPGA I/O電圧)

記号	出力電圧(V)
A	+3.0
B	+2.5

表-8

数量 min 1枚

期間 発注後 1~2 週間にて出荷

発注は標準品注文書に必要事項を記載の上、ご発注下さい

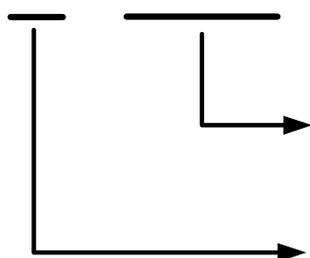
12-2 セミカスタム・オーダーコース

御客様の要求により各基板の出力電圧、シーケンスアップ時間、トラッキング方式、ランプ時間の変更動作モードの変更、位相同期モードの相数をカスタマイズし検査後納品致します。

WFPG-20シリーズセミカスタム製品発注情報

セミカスタム仕様はWFPG-20A/B/Cの基板の仕様変更になります。

WFPG-20 **A** - SCXXXX



XXXXは4桁の数値ユーザ固有の仕様番号
受注後、弊社から発行し以後この型版にて
製造を受付ます

A : CORE-AUX系電源基板

B : I/O系電源基板

C : 拡張電源基板

セミカスタム・オーダーをする為にはご注文手引き書をご参照下さい。

発注はセミカスタム注文書に必要事項を記載の上、ご発注下さい。

数量	min 6枚
期間	発注後 1~2 週間にて出荷
変更料金	20万円
製品単価	標準品と同額

注意 パワーオン・シーケンスの変更は受注後の部品発注になりますので納期について別途お問い合わせ下さい。

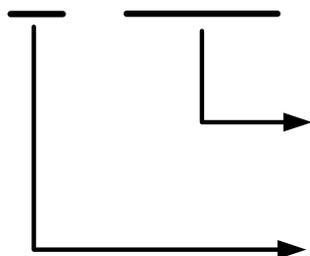
費用全体は変更料金とご指定製造枚数になりますので別途見積もります。

12-3 フルカスタムオーダーコース

本シリーズを基準に御お客様の要求仕様に基づきカスタマイズし出荷致します。

WFPG-20 シリーズフルカスタム製品発注情報

WFPG-20 **A** - FCXXXX



XXXXは4桁の数値ユーザ固有の仕様番号
受注後、弊社から発行し以後この型版にて
製造を受付ます

A : CORE-AUX系電源基板

B : I/O系電源基板

C : 拡張電源基板

フルカスタム・オーダーをする為にはご注文手引き書をご参照下さい。

発注はフルカスタム注文書に必要事項を記載の上、ご発注下さい。

数量	min 12枚	(基板外形を25.4 x 45.72mmにて換算した枚数)
期間	発注後 3~5	週間にて出荷
開発費	max 160万円	
製品単価	別途見積もり	

ご注意 費用全体は開発費とご指定製造枚数になりますので別途見積もりです。

開発費には回路設計、ネットワーク、基板製造版等が含まれます。

注文方法等

- 1、注文方法は弊社ホームページより注文書ダウンロードし御記入の上ご注文下さい。
- 2、支払い方法は、選択コースによりご相談となります。
- 3、納期は、実稼働日数となり土、日、祭日は含みません。
部品入荷遅延、ご注文枚数、弊社休業日等により納期変更となる場合がございます。
弊社ホームページにて納期予定をご確認下さい。



株式会社 ウィスターエレクトロニクス

Wister Electronics Corporation

〒206-0041

東京都多摩市愛宕4丁目19番地5 SAセンタービル6階

TEL : 0423-55-7261 FAX : 0423-55-7262

ホームページ : <http://www.wister-jp.com/>

サポート E-Mail : support@wister-jp.com