WFPG

WFPG-20 シリーズ電源基板データシート

Virtex-5/Virtex-6 用電源基板(組み込みタイプ)

株式会社　ウイスターエレクトロニクス

Ⅰ　概　要

Xilinx社 Virtex-5/Virtex-6　FPGA電源は通常少なくとも2つの異なる電源レールを必要とします。そのひとつは、コア電源系レールでVirtex-5/Virtex-6のコア電圧(V_{CCINT}) 推奨値は1.0V±50mVまたは0.9V±40mVです。　もうひとつは、I/O電源系レールでI/O電圧はVirtex-5/Virtex-6の1.14Vから3.45Vまでの電圧 (V_{CCO}) が必要です。また、Xilinx社が推奨する、パワーオン･シーケンスは、FPGAに隣接するConfigROM 、水晶発振器回路周りのI/O電圧 (V_{CCAUX}) が追加され、V_{CCINT}、V_{CCAUX}、V_{CCO}の順で推奨シーケンスを使うと適正なパワーオンおよび構成を確保でき必要最小限の突入電流となります。WFPG-20シリーズは、近年のこのようFPGA電源の複雑な電源機能を3種類の基板に全て搭載し、ユーザ側のFPGA基板にアドオンするだけでFPGA電源機能が実現できることを目的に組込み用途専用のFPGA電源基板として開発いたしました。WFPG-20A（コア電源系レール）基板とWFPG-20B/C（I/O電源系レール）基板の3種類の基板に分かれており、複数CHの電源モジュール採用小スペースでユーザ基板にアドオン。WFPG-20A基板は、電源立ち上げシーケンス、各電源の同期化、システムリセットなどの機能をもち、高密度のポイントオブロード（POL）・レギュレーションが可能です。WFPG-20シリーズではI/O系電源レールの名称をV_{CCO}、AUX系のFPGA周辺IO系電源レールをV_{CCAUX}、FPGA　CORE系電源レールをV_{CCINT}と表記します。

Virtex-5/Virtex-6の各電源レール

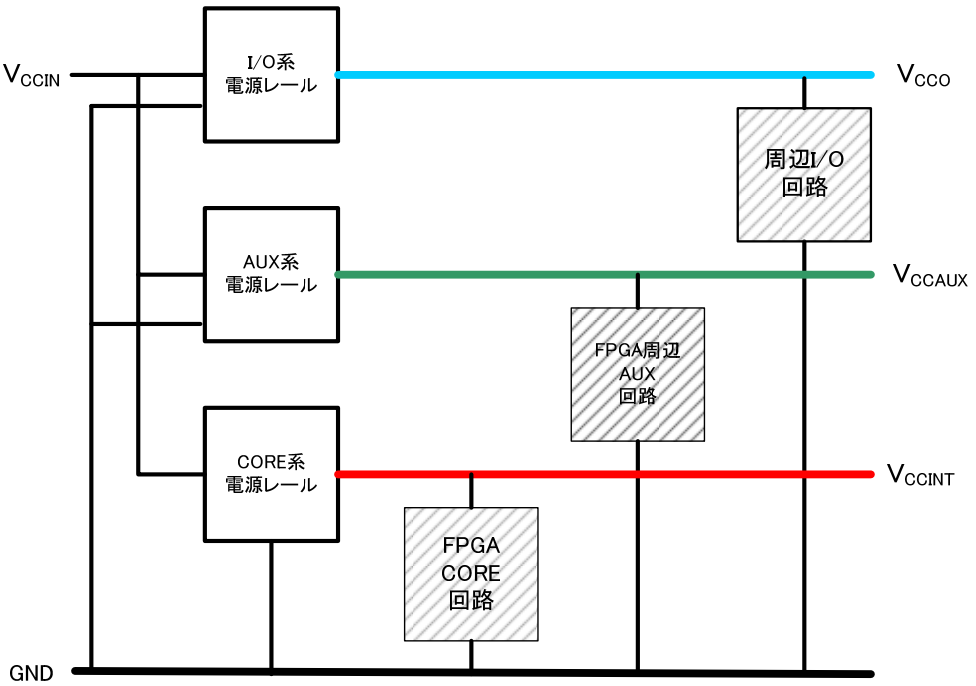


図-1

2 特 徴

- 各電源モジュールは、１～３CH スイッチングレギュレータを採用し小スペース化
- 5V 入力電圧の立ち上がりを検知しＲＥＳＥＴ信号を出力する機能を搭載
- スイッチン電源モジュール間はマルチフェーズ位相同期方式を採用し、入力電流リップルを低減することができます。
- スペクトル拡散周波数変調機能を採用、スイッチングノイズを拡散し電磁適合性（EMC）性能を改善することができます。
- パワーオン･シーケンス機能搭載
- コア電源レール基板、I/O 電源レール基板の採用による、ポイントオブロード（POL）・レギュレーションが可能
- 出力電圧の同時トラッキング機能搭載
- 電流モードレギュレータと高速スイッチング・スピードパワーMOSFET で 1～2MHｚにて高速過渡応答機能を改善できます。

3　アプリケーション

本シリーズ FPGA 電源基板は、組込み用途前提で設計し、小規模システムでは WFPG-20A 単体での対応可能、大規模システムでは WFPG-20B/C（C 開発中）を搭載することで対応可能となります。
本シリーズは、ユーザ基板にアドオンタイプとなり、基板部品搭載エリヤを最大限活用できるように設計されております。

参考例：基板想定サイズ１００×１００mm（図-2 平面図）

＊　赤色斜線部分は部品実装エリヤを示し、ＦＰＧＡ電源基板をベース基板の縁に置くことを想定

＊　図-3 のような入出力電源配線ができ効率良いＰＯＬが可能

参考部品実装エリヤ平面図

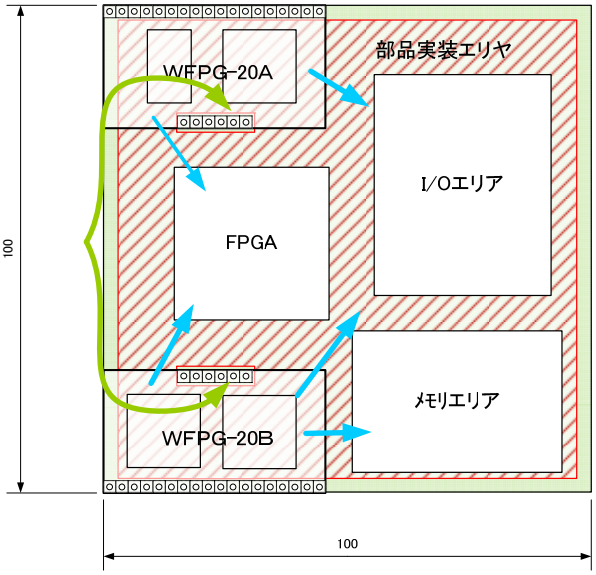


図-2

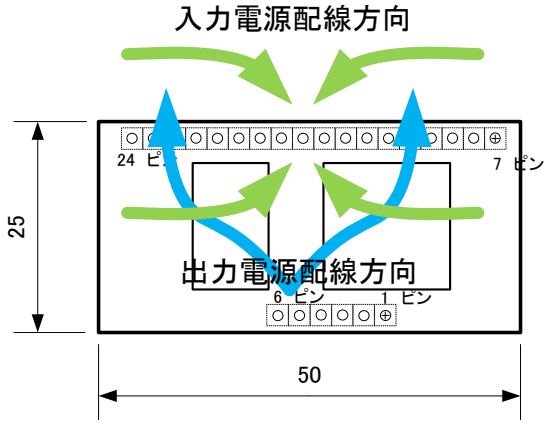


図-3

4　ブロック図

WFPG-20Aは、１枚の基板にユーザが必要とするコア電源及びその電源周辺回路を全て搭載、ユーザでFPGA電源周辺回路を構築する必要がありません。ユーザはWFPG-20Aを搭載することでコア電源系/AUX電源系及びその周辺回路を構築でき、すぐに動作可能です。また、ConfigROMのトータル消費電流は最大で数十mA程度なので小規模システムではI/O系電源として併用は可能です。

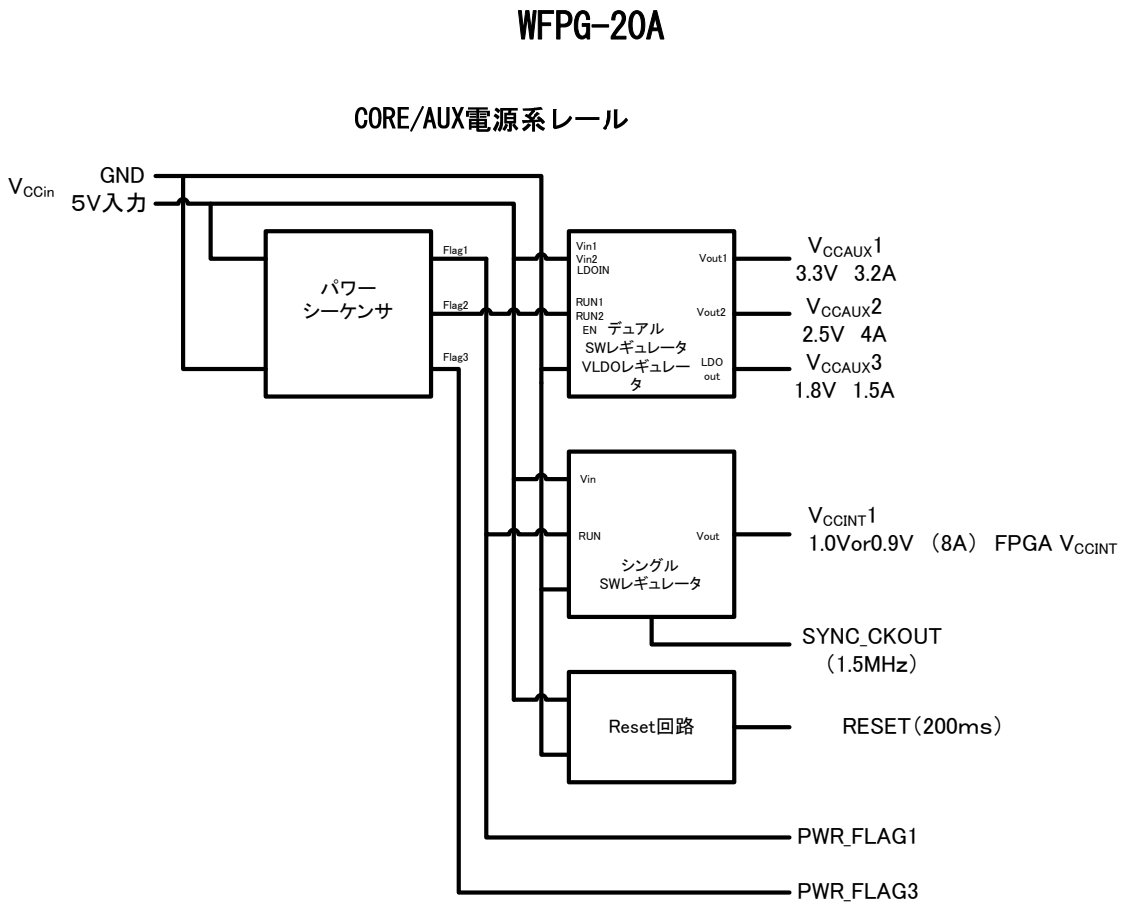
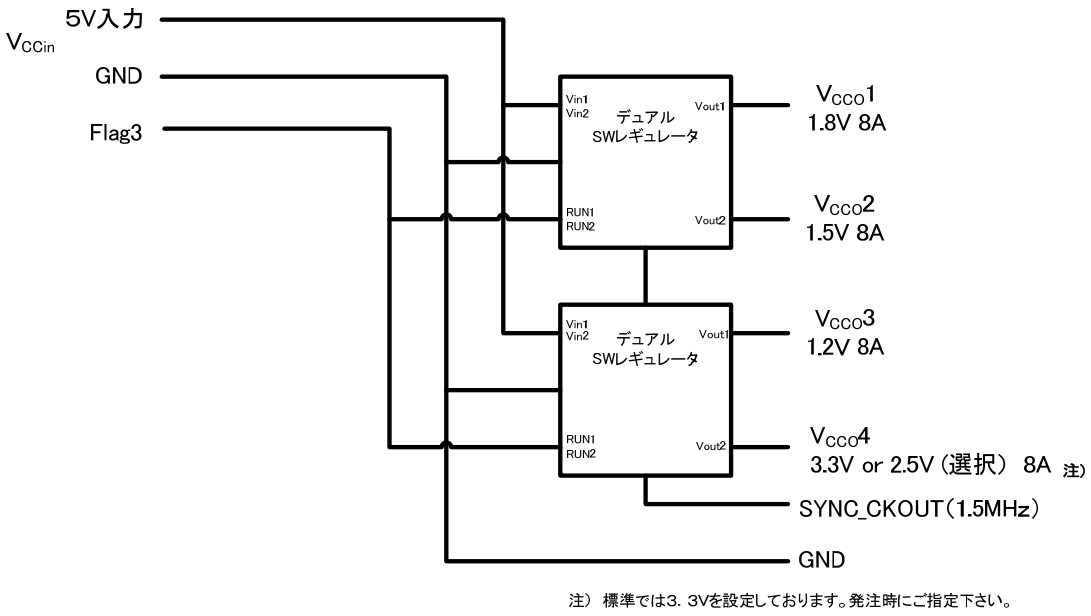


図-4-1

WFPG-20B は I/O 系電源レールが搭載されており、4 スイッチング電源が搭載されております。WFPG-20B はマルチフェーズ位相同期方式、同時トラッキングが搭載されており、4 相のマルチフェーズ位相動作で駆動しております。V_{CCO}４はユーザ要求にて 3.3V、2.5V の電圧が選択き、I/O 系電源の拡張性を確保する為、WFPG-20C などの電源基板をカスケード接続して使用することができます。またその場合位相数の変更も可能です。

WFPG-20B

I/O電源系レール



注） 標準では3. 3Vを設定しております。発注時にご指定下さい。

図-4-2

WFPG-20C は I/O 電源拡張基板で AD/DA、DDR/DDR2 メモリ、LAN を含む高速シリアルなどの IO 系電源基板です。WFPG-20A と組み合わせて使う(WFPC-20A+WFPG-20C)ことは可能ですが WFPG-20A から SYNC_CKIN 信号を入力して下さい。その場合 WFPG-20C のスイッチグ電源、$V_{CCO}5$, $V_{CCO}6$ は２相で動作します。
VCC8 は AD/DA 用電源でアナロググランド (AGND) が用意されておりますので AD/DA のグランドとして使用して下さい。詳細は標準品発注情報を参照して下さい。(開発中)

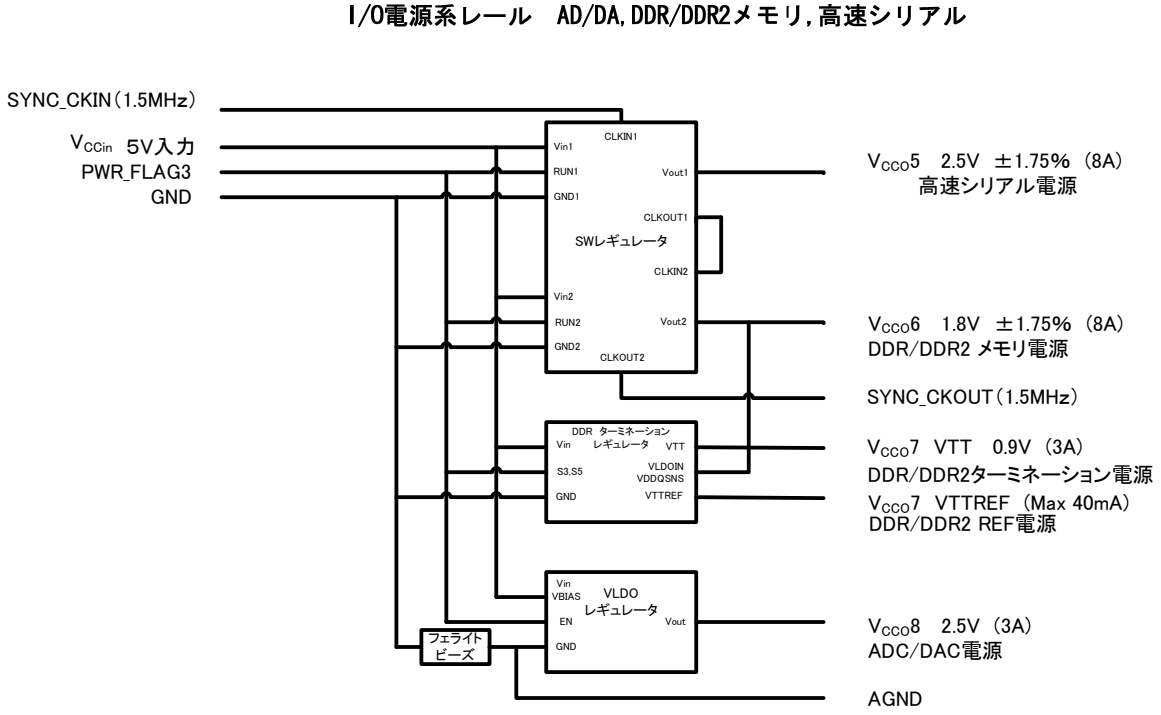


図 4-3

WFPG-20A/B/C基板の接続図

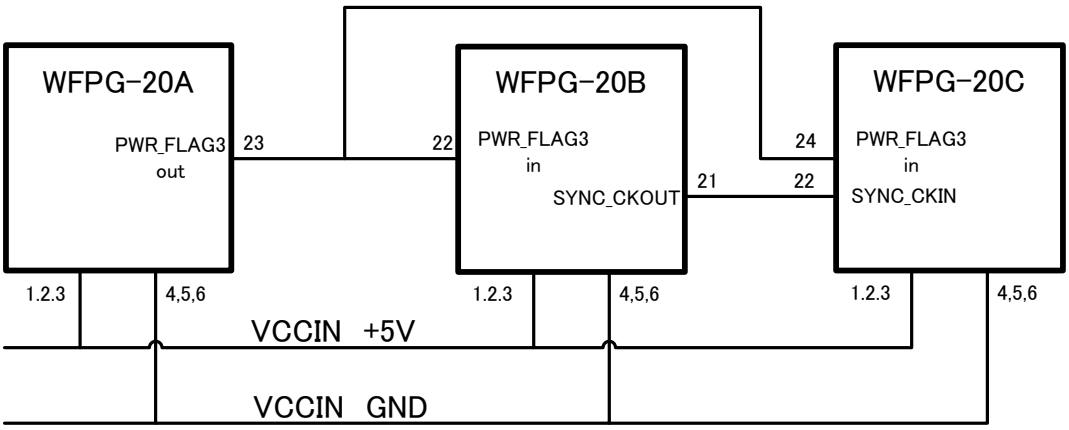


図-4-4

WFPG-20A/B基板の接続図

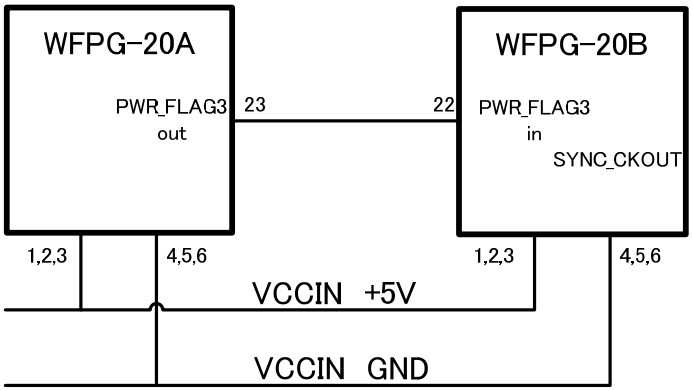


図-4-5

WFPG-20A/C基板の接続図

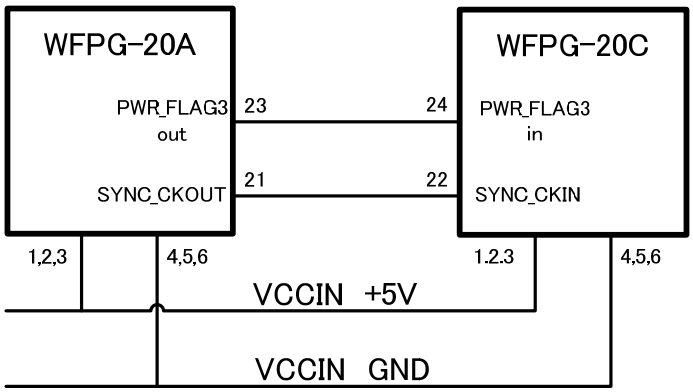


図-4-6

5　基板の種別

WFPG-20A　：　CORE 電圧 $V_{CCINT}1$ を 1.0V(標準)、0.9V のいずれかを指定

WFPG-20B　：　I/O 電圧 $V_{CCO}4$ を 3.3V(標準)を 2.5V への変更可能

WFPG-20C　：　拡張用 FPGA 電源基板で $V_{CCO}5$～6（各 V_{CCO} は 8A）はスイッチング電源、$V_{CCO}7$～8 は VLDO 出力で 3A、電圧は $V_{CCO}5$～6 が 2.5V、1.8V　$V_{CCO}7$～8 は VLDO 出力で V_{REF} 電圧用 0.9V AD/DA 用電源で 2.5V、$V_{CCO}5$～6 は同期トラッキング方式で動作（開発中）

品名	コア電圧系レール基板	I/O 電圧系レール基板
WFPG-20A	○	
WFPG-20B		○
WFPG-20C		○

表-1

＊　**WFPG-20 シリーズは受注生産となります。**

6　パワーオン・シーケンス

図-5 は入力電圧 5V（V_{CCIN}）投入時の各電源レールのシーケンスフローです。WFPG-20A にはパワーシーケンサ LSI が搭載されており、入力電源がスレシュホールド電圧になると PWR_FLAG1～PWR_FLAG3 の出力フラグが順次立ち上がり、パワーダウンではラッチアップを回避する為、逆の順序で動きます。各出力フラグの動作間隔は標準で 10ms に設定されており、ユーザの要求により可変です。この機能により FPGA への適正なパワーオン及び構成が確保でき、コア電源、AUX 電源、I/O 電源からの必要最小限の突入電流を参照すことが出来ます。

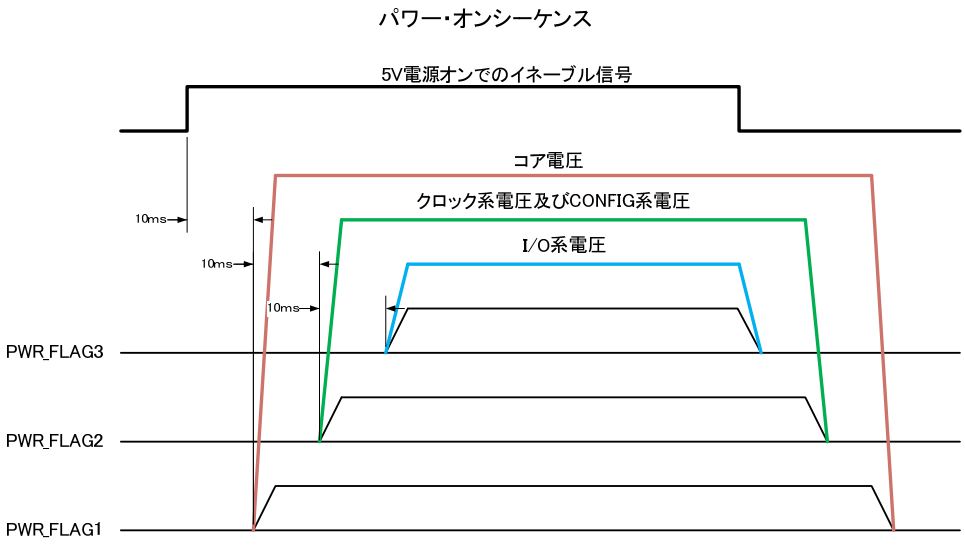


図-5

6-1　トラッキングについて

コア電圧・IO電圧系電源レールは同時トラッキング方式が搭載されており、同時トラッキング方式とはパワーアップシーケンスがマスタに設定された電源に追従し同時に立ち上がり、各電源は同じランプアップ・レートで上昇し、2msでランプアップします。ランプアップ中は各電源間の電位差が規定された電圧範囲を超えないようにし、素子の破壊的なラッチアップを防ぎます。

PWR_FLAG1立ち上げシーケンスは､CORE系電源レールでFPGAのCOREに供給する電源で1.0Vまたは1.1Vに設定してあります。

PWR_FLAG2立ち上げシーケンスはAUX系電源レールでFPGAのCONFIG　ROMとその周辺回路、水晶発振器とその周辺回路、その他小規模のI/O回路に供給する電源で3.3V、2.5V、を同時トラッキング方式に設定してあり、3.3V電源がMASTERになりSLAVEが2.5Vになります。また3.3V入力のLDO電源にて1.8Vを出力します。

PWR_PWR_FLAG3の立ち上げシーケンスはI/O系電源レールで外部ﾒﾓﾘ、各種周辺I/O回路に供給する電源レールで1.8V,1.5V,1.2V,3.3Vを同時トラッキング方式に設定してあり3.3V電源がMASTERになり其の他の電源がそれを追尾する設定です。

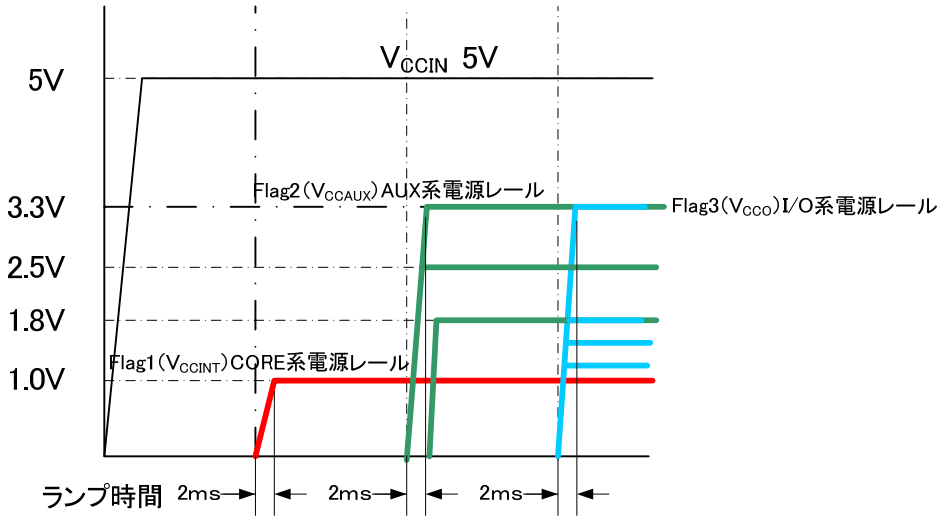
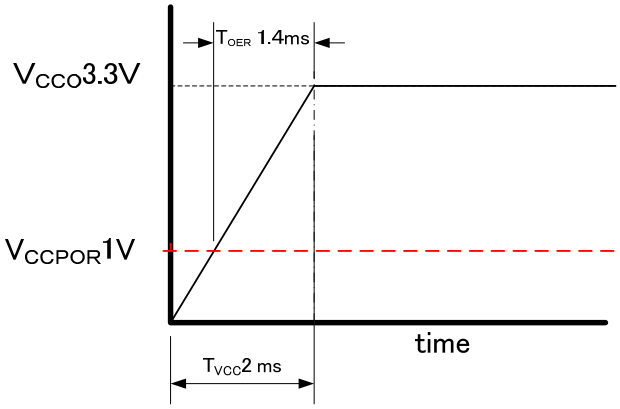


図-6

6-2　コンフィグROM電源供給とトラッキングとランプアップ・レート

コンフィグレーションＲＯＭへの電源供給はV_{CCO}（ＲＯＭ　Ｉ/Ｏ電圧）、V_{CCINT}（ＲＯＭ　コア電圧）が 3.3Ｖ供給のＡタイプとV_{CCO}が 3.3Ｖ、V_{CCINT}が 1.8Ｖ のＢタイプの２種類あり各々リセット条件の違いがあります。ＷＦＰＧ-20A は共通する条件で電源の立ち上げシーケンスを構成する為、電源の立ち上げランプ時間（T_{VCC}）を２ｍｓに設定し、同時トラッキング方式にて両タイプのパワーオンリセット時間（T_{OER}）の条件を満足させるように設定してあります。

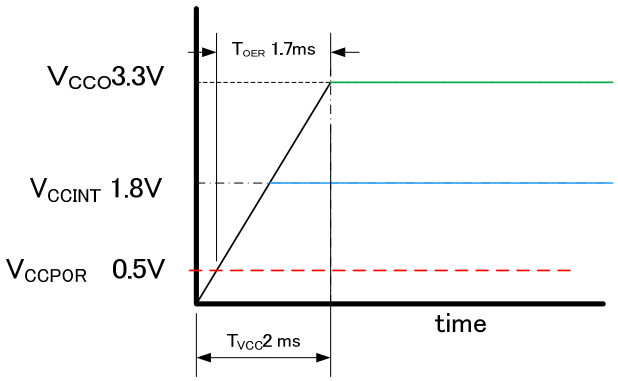
タイプA　V_{CCINT}3.3V,V_{CCO}3.3Vの場合の出力電圧のトラッキング



Tvcc　0.2～50ms
V_{CCPOR}　min 1V
T_{OER}　0.5～3ms

図-7-1

タイプB　V_{CCINT}1.8V,V_{CCO}3.3Vの場合の出力電圧のトラッキング



T_{VCC}　0.2～50ms
V_{CCPOR}　min 0.5V
T_{OER}　0.5～30ms

図-7-2

6-3　RESET について

入力+５V 電源が投入されると、RESET 回路から RESET 信号が出力します。RESET 信号はユーザ側基板の周辺回路の初期化に使うのと FPGA に接続し FPGA 論理回路、内部 CPU の初期化信号として使うことを目的に搭載してあります。信号レベルは CMOSTTL　3.3V で、約 200m s 間 Low 信号を出力します。またユーザ要求によりその出力時間を変更でき約 1ms～1 s までの時間が設定可能でデフォルトでは 200ms に設定されております。

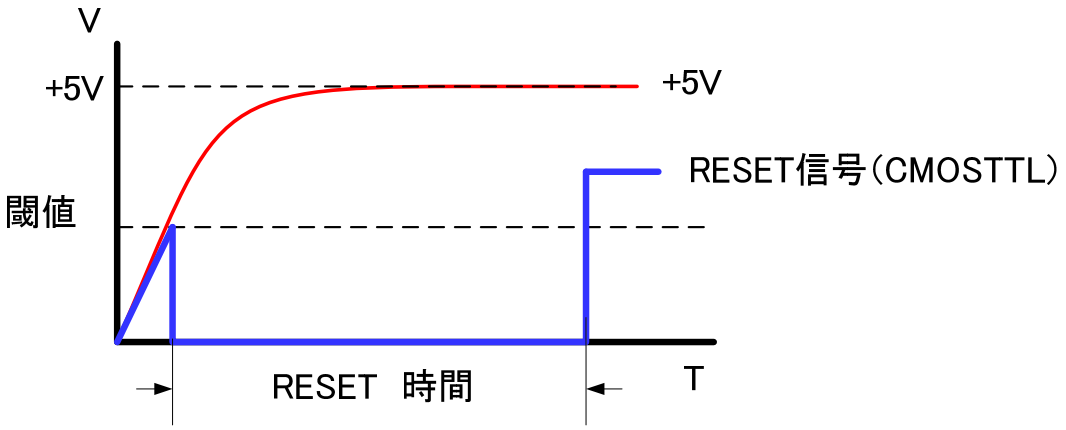


図-7-3

＊　有償にて、各電源レールシーケンスアップ時間、トラッキング方式、ランプ時間を調正して出荷致します。

7　マルチフェーズ位相同期方式

複数電源を動作させる場合に複数電源が同時にオンすることによるラッシュカレントの増大を避ける為、動作クロックを各電源通過する度に 180°, 120°, 90° の位相差を発生し、マルチフェーズ動作にて電源基板を駆動します。本シリーズは標準仕様で 4 相、90° に設定してあり、電源の増設を考慮して 6 相　60° 、12 相、30° に変換は可能です。接続は、基板どうしをカスケード接続しこの機能を動作させますのでユーザ側での設定はありません。

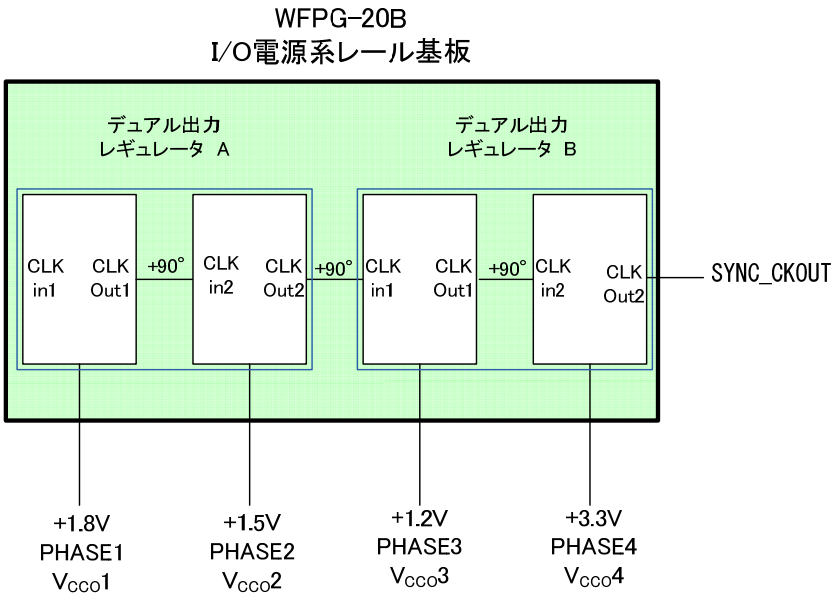


図-8-1

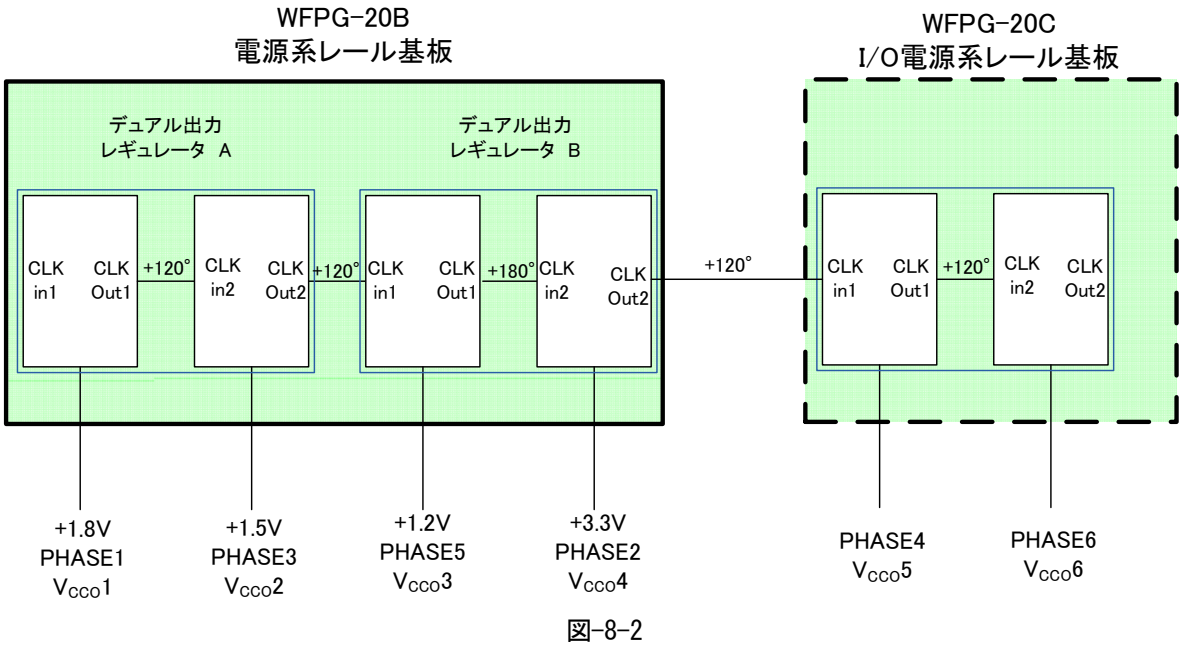


図-8-2

4PHASEでの動作

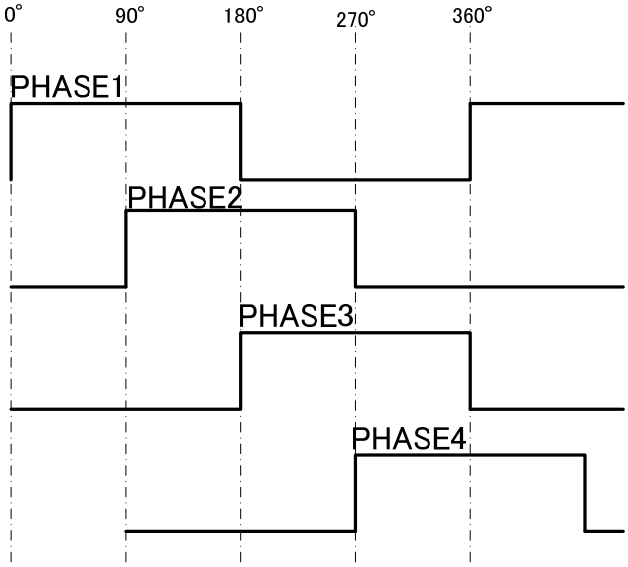


図-8-3

６PHASEでの動作

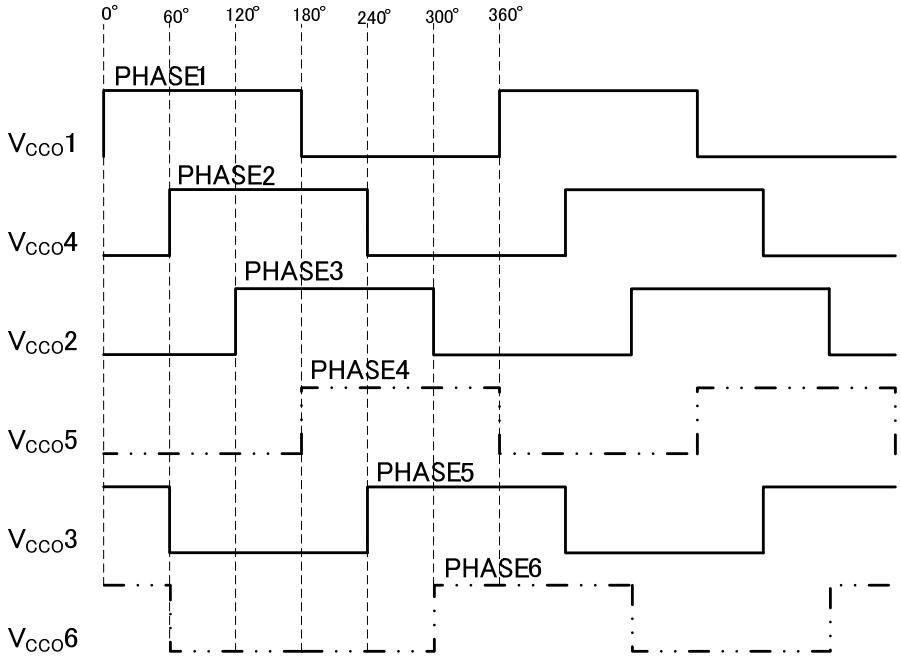


図-8-4

＊　有償にて、相数変更を調正し、出荷致します。

8　スペクトル拡散同期方式

WFPG-20 シリーズは V_{CCO}、V_{CCINT} 系電源レールでのオプション機能にてスペクトル拡散同期方式で電源を駆動できます。スペクトル拡散動作はスイッチグ電源の動作周波数をサイクルごとに可変にし電源のスイッチングノイズを拡散する機能で、動作周波数の倍数で発生する大きなノイズ成分を拡散する機能です。この機能を ON すると指定周波数の 70～130%の範囲でサイクルごとに周波数はランダムに可変になりスイッチングノイズを拡散します。この機能で電磁波のノイズに敏感なシステムおいては問題を解消することが可能です。

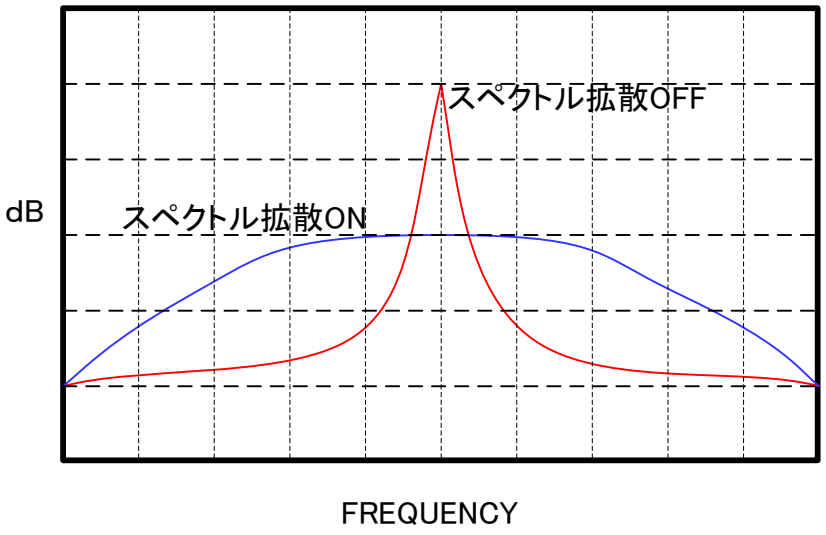


図-9

＊　有償にて、設定変更を調正し、出荷致します。

9　負荷過渡応答特性

表-２は各レール基板の高速負荷変動の LOAD　STEP あたりの負荷過渡応答特性を示す。
コア電圧系、Ｖccaux 電圧系は WFPG-20A での設定値を示し、I/O 電圧系は WFPG-20B での設定値を示しております。

Vout (V)	Vin(V)	DROOP(mV)	PEAK-to-PEAK (mV)	RECOVERY TIME(μｓ)	LOAD STEP (A/μｓ)
コア系電源 1.0	5	13	26	7	3
V_{CCAUX} 系電源 2.5	5	33	60	10	2.5
I/O 系電源 3.3	5	40	87	40	2.5

表-2

9-1　動作モードの設定

本シリーズ FPGA 電源基板標準では、低電流時の効率より固定周波数動作を重視し、常に最少出力リップルにて動作する強制連続動作モードに設定してあります。

本シリーズは、その他下記の動作モードにて動作可能です。

バーストモード　　：　軽負荷で高効率を要求するアプリケーションで消費電流を節約するモード。

パルススキップモード　：　中負荷で低リップル　高効率を要求するアプリケーション

＊　有償にて、設定変更を致します

10　入出力電気特性

WFPG-20 シリーズでの各系電源レールの概要を示します。電源レールの内容は Virtex-5/Virtex-6 では下表で定義されおり、WFPG-20 シリーズ各系電源レールでの電圧の設定には表-3-1 を参考にして下さい。

電源レール名称	Xilinx
CORE系 電源レールV_{CCINT}	V_{CCINT}(0.9V,1.0V)
AUX系 電源レールV_{CCAUX}	V_{CCAUX}(2.5V),V_{CCO}(3.3V) V_{REF}(供給電圧/2 V)
I/O系 電源レールV_{CCO}	V_{CCO}(0.9V,1.2V,1.5V,1.8V,2.5V V3.3V)

表-3-1

10-1　Virtex-5/Virtex-6 でシステムモニタを使う場合

システムモニタを使う場合は WFPG-20C を御勧めします。WFPG-20C には超低ドロップアウト・リニア・レギュレータ（VLDO）が搭載されており FPGA 内蔵 ADC のアナログ電源 SVDD、アナロググランド AVSS、リファレンス電圧 V_{REFP}、レファレンス電圧グランド V_{REFN} に WFPG-20C の $V_{CCO}8$ を 2.5V に設定して、お使い下さい。$V_{CCO}8$ のデジタルグランドとはアナロググランド（$V_{CCO}8$　AGND）とフェライトビーズを介して接続されております。この場合は WFPG-20C をできるだけ FPGA の近くに搭載して下さい。

FPGA 信号名称	WFPG-20C 信号名称
SVDD、V_{REFP}	VCCO8　2.5V
AVSS、V_{REFN}	VCCO8　AGND

表-3-2

WFPG-20A

	Xilinx V5			
PIN 番号	電圧	名称	電流	方向
1	5V	Vccin		入力
2	5V	Vccin		入力
3	5V	Vccin		入力
4	GND			
5	GND			
6	GND			
7	3.3V	$V_{CCAUX}1$	3.2A	出力
8	3.3V	$V_{CCAUX}1$		出力
9	3.3V	$V_{CCAUX}1$		出力
10	3.3V	$V_{CCAUX}1$		出力
11	2.5V	$V_{CCAUX}2$	4A	出力
12	2.5V	$V_{CCAUX}2$		出力
13	2.5V	$V_{CCAUX}2$		出力
14	2.5V	$V_{CCAUX}2$		出力
15	1.8V	$V_{CCAUX}3$	1.5A	出力
16	1.8V	$V_{CCAUX}3$		出力
17	1.0V/0.9V	$V_{CCINT}1$	8A	出力
18	1.0V/0.9V	$V_{CCINT}1$		出力
19	1.0V/0.9V	$V_{CCINT}1$		出力
20	1.0V/0.9V	$V_{CCINT}1$		出力
21	SYNC_CKOUT ($V_{CCINT}1$)		1.5ＭＨｚ	
22	RESET			出力
23	PWR_FLAG3			出力
24	PWR_FLAG1			出力

動作温度範囲	0～+70℃
保存温度範囲	-40～+85℃

表-4

WFPG-20B

	Xilinx V5			
PIN 番号	電圧	名称	電流	方向
1	5V	Vccin		入力
2	5V	Vccin		入力
3	5V	Vccin		入力
4	GND			
5	GND			
6	GND			
7	1.8V	$V_{cco}1$		出力
8	1.8V	$V_{cco}1$	8A	出力
9	1.8V	$V_{cco}1$		出力
10	1.5V	$V_{cco}2$		出力
11	1.5V	$V_{cco}2$	8A	出力
12	1.5V	$V_{cco}2$		出力
13	1.2V	$V_{cco}3$		出力
14	1.2V	$V_{cco}3$	8A	出力
15	1.2V	$V_{cco}3$		出力
16	3.3V	$V_{cco}4$		出力
17	3.3V	$V_{cco}4$	8A	出力
18	3.3V	$V_{cco}4$		出力
19	NC			
20	NC			
21	SYNC_CKOUT ($V_{cco}4$)	1.5MHz		出力
22	PWR_FLAG3			入力
23	NC			
24	NC			

動作温度範囲	0～+70℃
保存温度範囲	-40～+85℃

表-5

WFPG-20C(開発中)

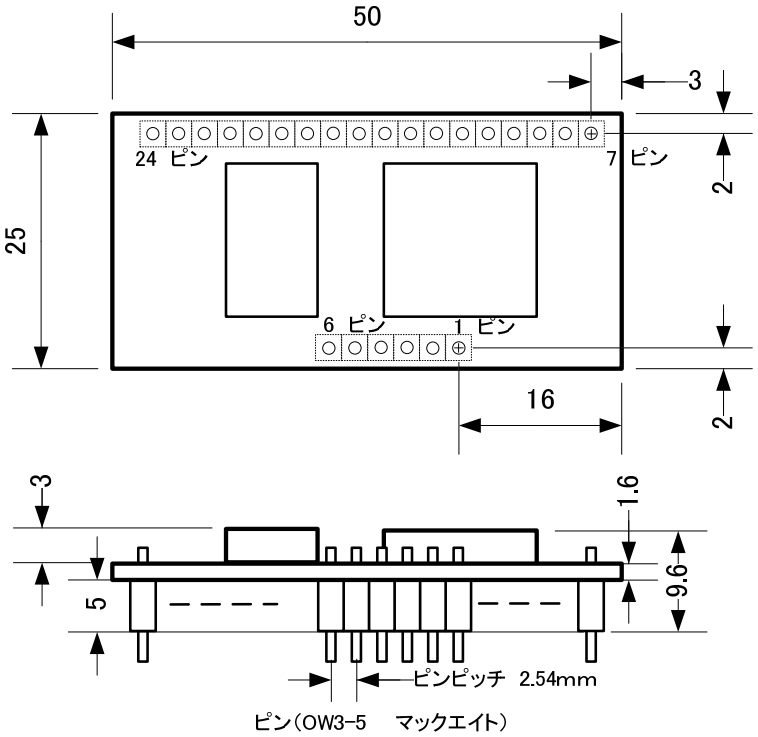
	Xilinx V5			
PIN 番号	電圧	名称	電流	方向
1	5V	Vccin		入力
2	5V	Vccin		入力
3	5V	Vccin		入力
4	GND			入力
5	GND			
6	GND			
7	2.5V	$V_{CCO}5$		出力
8	2.5V	$V_{CCO}5$	8A	出力
9	2.5V	$V_{CCO}5$		出力
10	1.8V	$V_{CCO}6$		出力
11	1.8V	$V_{CCO}6$	8A	出力
12	1.8V	$V_{CCO}6$		出力
13	0.9V	$V_{CCO}7$	3A	出力
14	0.9V	$V_{CCO}7$		出力
15	VTTREF	$V_{CCO}7$	40mA	出力
16	VTTREF	$V_{CCO}7$		出力
17	2.5V	$V_{CCO}8$		出力
18	2.5V	$V_{CCO}8$	3A	出力
19	2.5V	$V_{CCO}8$		出力
20	AGND	$V_{CCO}8$		
21	AGND	$V_{CCO}8$		
22	SYNC_CKIN ($V_{CCO}5$)	1.5MHz		入力
23	SYNC_CKOUT			出力
24	PWR_FLAG3			入力

動作温度範囲	-0～+70℃
保存温度範囲	-40～+85℃

表-6

11 寸 法

WFPG-20シリーズ外形図



ユーザ基板とWFPG-20シリーズ結合図

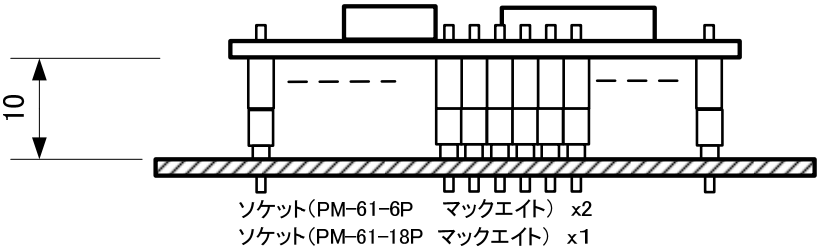


図-10

12　ＷＦＰＧ-２０シリーズご注文について

FPGA電源基板は、御客様のご要望により個々対応とさせていただきます。
受注生産となり、下記３種類のコースよりご希望コースをご注文下さい。

12-１　標準仕様コース

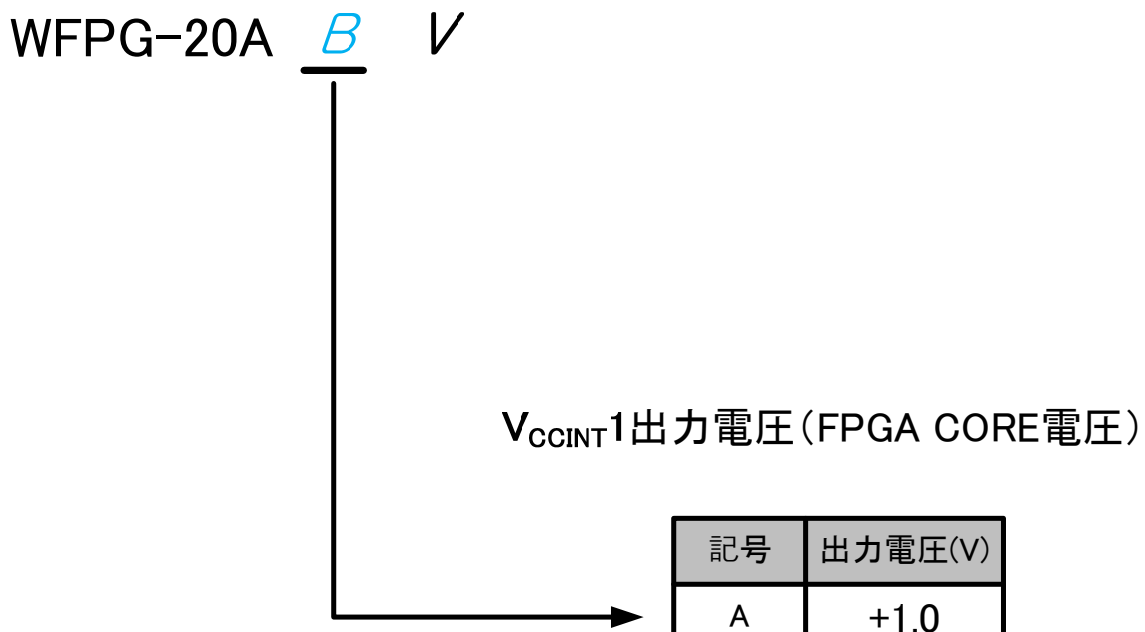
標準設定品

ご発注時には型番下１桁を下記表から選択して下さい。

WFPG-20Cにつては開発中にて掲載しておりせん。

WFPG-20A標準製品発注情報

例　WFPG-20Aにて、V_{CCINT1}を0.9V出力のご要求の場合は
WFPG-20ABVになります。

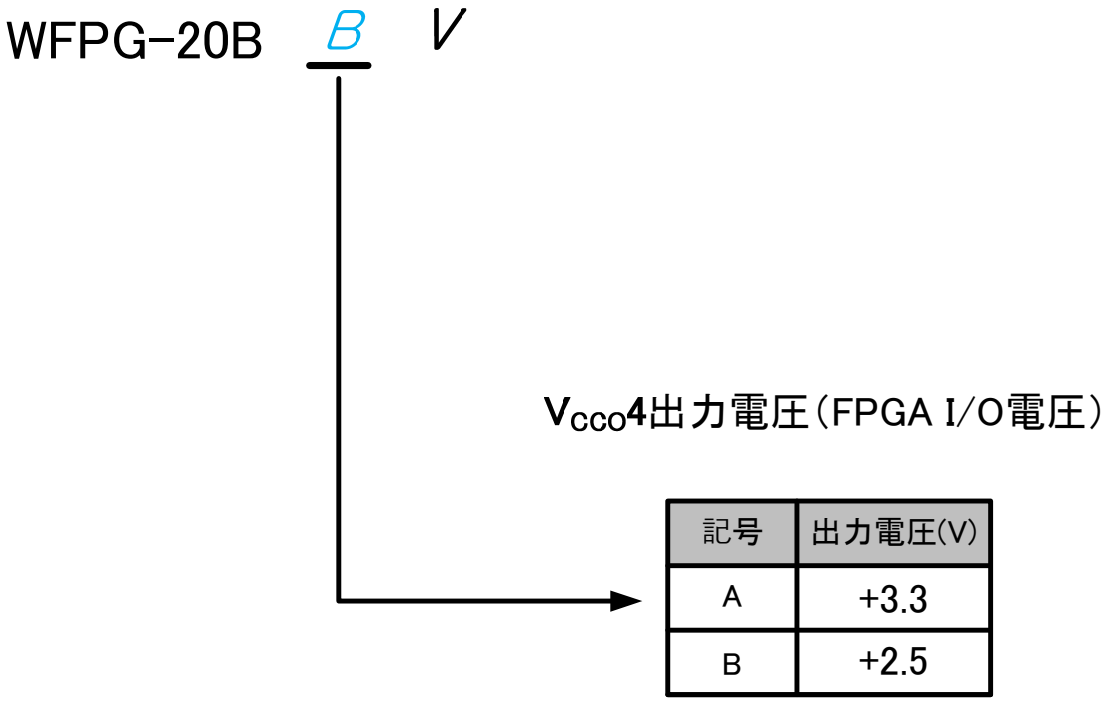


記号	出力電圧(V)
A	+1.0
B	+0.9

表-7

WFPG-20Bシリーズ標準製品発注情報

例　WFPG-20Aにて、V_{CCO}を2.5V出力のご要求の場合は
WFPG-20BBVになります。



記号	出力電圧(V)
A	+3.3
B	+2.5

表-8

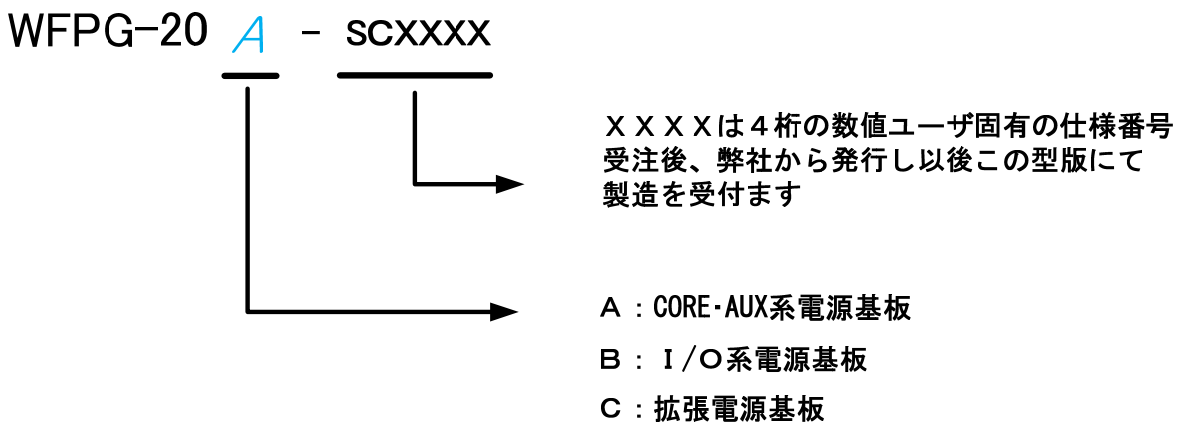
数量　　min　1枚
期間　　発注後　1～2　週間にて出荷
発注は標準品注文書に必要事項を記載の上、ご発注下さい

12-2　セミカスタム・オーダコース

御客様の要求により各基板の出力電圧、シーケンスアップ時間、トラキング方式、ランプ時間の変更動作モードの変更、位相同期モードの相数をカストマイズし検査後納品致します。

WFPG-20シリーズセミカスタム製品発注情報

セミカスタム仕様はＷＦＰＧ-２０Ａ／Ｂ／Ｃの基板の仕様変更になります。



セミカスタム・オーダをする為にはご注文手引き書をご参照下さい。

発注はセミカスタム注文書に必要事項を記載の上、ご発注下さい。

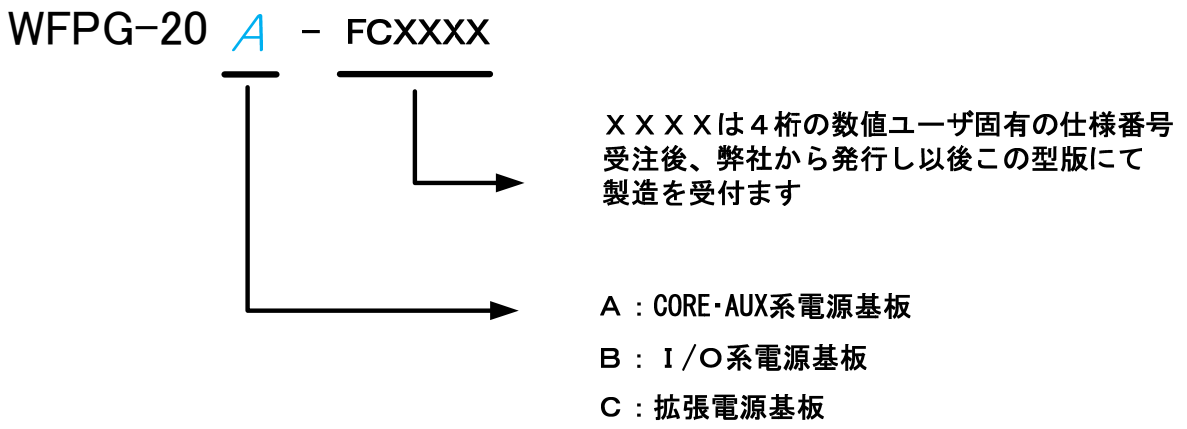
数　　量	min　6枚
期　　間	発注後　1～2　週間にて出荷
変更料金	20万円
製品単価	標準品と同額

ご注意　パワーオン･シーケンスの変更は受注後の部品発注になりますので納期について別途お問い合わせ下さい。
費用全体は変更料金とご指定製造枚数になりますので別途見積もります。

12-3　フルカスタムオーダコース

本シリーズを基準に御客様の要求仕様に基づきカストマイズし出荷致します。

WFPG-20 シリーズフルカスタム製品発注情報



フルカスタム・オーダをする為にはご注文手引き書をご参照下さい。

発注はフルカスタム注文書に必要事項を記載の上、ご発注下さい。

数　　量	min 12枚
期　　間	発注後　3～5　週間にて出荷
開発費	max 160万円
製品単価	別途見積もり

ご注意　　費用全体は料金とご指定製造枚数になりますので別途見積もります。
　　開発費に回路設計、アートワーク、基板製造版等が含まれております。

注文方法等

１、注文方法は弊社ホームページより注文書ダウンロードし御記入の上ご注文下さい。
２、支払い方法は、選択コースによりご相談となります。
３、納期は、実稼働日数となり土、日、祭日は含みません。
　部品入荷遅延、ご注文枚数、弊社休業日等により納期変更となる場合がございます。
　弊社ホームページにて納期予定をご確認下さい。

株式会社　ウイスターエレクトロニクス
Wister Electronics Corporation

〒206-0041
東京都多摩市愛宕 4 丁目 19 番地 5　SA センタービル 6 階
TEL：0423-55-7261　　FAX：0423-55-7262

ホームページ：http://www.wister-jp.com/
サポート E-Mail：support@wister-jp.com

1008D002X